

無 接 点 ス イ ッ チ

三菱電機KK研究所* 浜 岡 文 夫
 阪 尾 正 義

1. は し が き

最近の傾向として、電気機器は回転機器から静止器へまた制御方式はアナログ系からディジタル系へと徐々に移りつつある。この現われは生産技術が高度化し、制御系自体も高級複雑化するにつれて、従来以上の信頼度及び高精度が要求されるに至ったからである。

アナログ系は信号の入出力量が共に連続した量であるが、系の高級複雑に伴い一定時間内に伝達される情報が増大すると、アナログ系では非常に回路が煩雑になり、場合によっては制御不可能になることもある。一方2つの値だけを取り扱う2値系を用いたディジタル系では十進法の各桁ごとに分離して数値を取り扱うことが出来るので、各桁では $\frac{1}{10}$ の精度を識別するだけでよい。従ってディジタル系ではアナログ系に較べて非常に精度を上げることが出来る。更にディジタル系では情報が0, か1, であるから、外部条件や素子の劣化に伴う誤動作が少く確実な動作が期待できる等の利点がある。現在工業で一般に利用されているリレー制御系またはシーケンス制御などはこの種制御系の代表的なものである。

リレー制御系に從來から広く利用されている可動鉄心形のリレーは電源電圧、周波数、その他外部条件の影響をあまり受けることはなく互いに絶縁された多数の接点を同時に開閉出来、接点電流も充分大きく取ることが出来、しかも中間増巾器無しで何段も接続することが出来る為の利点がある。しかしリレーは接点の摩耗や可動部分の機械的損傷等のために一定の寿命があり、更にゴミやガス等の悪環境下では誤動作の恐れも充分ある。最近のごとく莫大な数にのぼるリレーを組合わせて構成される複雑な系では、それだけリレーの故障も多くなり、一個のリレーの故障のために全体の装置が休止するような場合は、従来のリレーでは充分な信頼性を保つことが困難になる。ここに述べる無接点スイッチは寿命や誤動作等の欠陥を本質的に解決し、高い信頼度の要求に応じた新しいスイッチである。無接点スイッチ方式は工業制御に静止装置を提供するものであり、リレー動作と全く同じく、オンオフによつて2値論理計算を行う方式である。

2. 無接点スイッチ要素

無接点スイッチ素子としては、現在までに色々の形式のものが利用され、又今後も次々と新しく開発されて行くものと思われる。そのうち主なものを列挙すると、電子管、放電管、トランジスタ、磁気増巾器、PNPNスイッチ、エザキダイオード、パラメトロン、マグニスター、クライオトロン、その他等実に多種にのぼるがこれらの素子が無接点スイッチとして実用されるためには次の条件を出来るだけ満たす必要がある。

1. 信頼度が高く寿命が長いこと。
2. 消費電力が少ないこと。
3. 回路構成が容易なこと。
4. 応答速度が速いこと。
5. 外部からの影響が無いこと。
6. 保守が容易で安価なこと。
7. 外形が小さく、組立容易なこと。

無接点スイッチ素子のうち磁気増巾器とトランジスタは、もともと増巾器として発達し、多量に生産されるようになり、それ故に素子の信頼性と経済性が増して最も実用し易いものとなり、すでに各方面で実績をあげている。磁気増巾器形の無接点スイッチとしては国外ではWesting house社のCypak, General Electric社のIndustrial Control Static System, 又国内ではCypak, Losistrol, Hitalog, Logit, Logstor, 等の商品名で発表された、またトランジスタ形のスイッチとしては、W社のProdac等にみられるNOR, 三菱のMinirak (Transistor Cypak), 安川のLogitron等がある。

3. 論理函数と論理要素

リレーも無接点スイッチも2値のスイッチング動作を行うことは同じであるが、実際の構成に当つては相当異なる。リレーではコイルと接点相互間は容易に絶縁されまた多回路の接点を同時に開閉することが出来た。無接点スイッチでは入力回路と出力回路とはかならずしも絶縁されない上に出力はただ一回路のスイッチングに限られる。更にリレーではコイルと接点の単なる組合せにより構成されるが、無接点スイッチでは入力と出力とが一定の論理函数を満足する関係にある。従つて従来のリレーで行つた習慣で無接点スイッチ回路を構成することが

* 尼崎市南清水町字中野

論 理 関 数	記 号	説 明
AND		論理積回路
OR		論理和回路
NOT		否定回路
FF		記憶回路
TD		時間遅れ回路

第1表 基本的な論理回路

出来ないが、これらの制御系には古くから George Bool 氏が提案していたといわれる Bool 代数学によつて統一した取り扱いがなされ論理数学の手法を用うことが出来る。基本的な論理関数を示すと第1表になる。AND 回路はおのこの入力にすべて付勢された時に出力を出す論理積回路で記号を用いて次のように表す。

$$y = f(x_i, x_j) = x_i \cdot x_j = x_i \wedge x_j \dots\dots\dots(1)$$

OR 回路は一つ以上の入力に付勢されて出力の生ずる論理和回路で

$$y = f(x_i, x_j) = x_i \vee x_j = x_i \vee x_j = x_i + x_j \dots\dots\dots(2)$$

NOT 回路は入力に付勢されない時にのみ出力が生ずる否定回路で

$$y = I \sim x_i = \sim x_i = \bar{x}_i = x_i' \dots\dots\dots(3)$$

これら3つの論理関数以外にフリップフロップ FF と時間遅れ要素 TD がある。FF は出力を ON にする入力を OFF にする入力の2つの入力があり、一度 ON の入力が入ると次に OFF の入力が入るまで ON の状態を持続するような回路で

$$y = f(x_i, x_j) = (x_i \vee y) \cdot \bar{x}_j = FF(x_i, x_j) \dots\dots\dots(4)$$

また TD は入力に付勢されて後一定の時間後に出力を出すような回路で

$$y = f(x_i) = D(x_i) \dots\dots\dots(5)$$

として表わされる。(1)~(3)の論理要素によつて Bool 代数学を使つて各種の関係式が導びかれ複雑な制御の構成も可能であるが、ここで興味あるのは De Morgan の定理によつてすべての論理回路は AND と NOT 又は OR と NOT のみでも構成出来ることである。

即ちこの定理によると

$$y = \bar{x}_1 \vee \bar{x}_2 \vee \dots\dots\dots \vee \bar{x}_n$$

ならば

$$\bar{y} = x_1 \cdot x_2 \cdot \dots\dots\dots \cdot x_n$$

また

$$y = x_1 \cdot x_2 \cdot \dots\dots\dots \cdot x_n$$

ならば

$$\bar{y} = \bar{x}_1 \vee \bar{x}_2 \vee \dots\dots\dots \vee \bar{x}_n$$

となる。

従つて一般的には

$$y = f(x_1, x_2, \dots\dots\dots, x_n)$$

ならば

$$y = f(\bar{x}_1, \bar{x}_2, \dots\dots\dots, \bar{x}_n)$$

となることである。

4. 磁気増巾器形

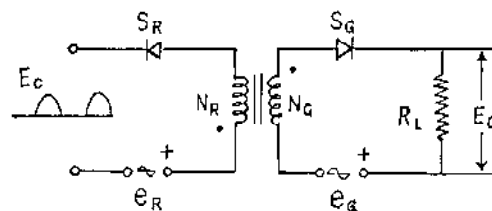
磁気増巾器はその構造上かなり安定な増巾器であり、その信頼性の点でスイッチ素子としても最も早くから開発利用されてきたものである。その種類は実に多数にのぼるがそのうちの主なものは、Ramey 形センタータップダブラ型、パルス電源型であろう。そのうち従来から磁気増巾器の欠点とされていた応答の遅れを短縮した Ramey 型は遅れが $\frac{1}{2}$ サイクルで、他の回路は 1~2 サイクルを要する。以下各回路について簡単な説明を行う。

4.1 Ramey 型

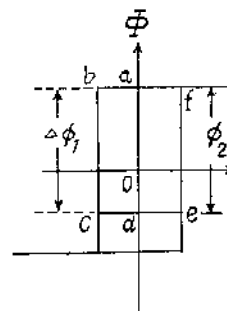
Ramey 型は応答が最も早く特別な電源等を必要とせず更に2つの巻線だけで各種の論理計算が可能であり、無接点スイッチとしては最も適当なものと云われ、W社の Cypak System はこの形式を利用している。

(a) 基本回路

第1図は Ramey の速応性磁気増巾器の回路図で第2図に示すような角度とステリシスループを持つ鉄心にゲート巻線 N_G 、リセット巻線 N_R の2つの巻線と S_G 、 S_R で示す整流器及び平均度圧が E_R 、 E_G のゲート、リセット電源からなる。EC は入力電圧、EG は出力電圧を平均値で示している。今2つの電源が第1図に示す極



第1図 Ramey の磁気増巾器



第2図 磁化特性

性にあつたとすると右半分のゲート回路は S_G に阻止されて電流が流れないが、左半分のリセット回路では巻線 N_R に $(E_R - E_C)$ の電圧が印加され、磁束は変化する。この期間をリセット期間と呼ぶ。鉄心の励磁電流は非常に小さいとして最初鉄心の磁束が正の飽和値の点にあつたとすると、リセット期間中に変化する磁束 $\Delta\phi_1$ は

$$\Delta\phi_1 = -\frac{10^8}{N_R} \int_0^{\pi/\omega} (E_R - E_C) dt$$

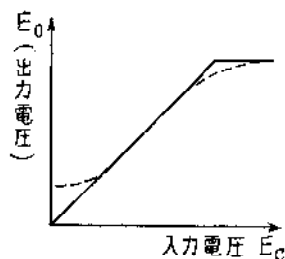
である。従つてこの期間中に磁束レベルは第2図のa点からb点及びC点と移動する。電源の極性が反転すると今度は S_R が阻止方向にあり逆にゲート回路に電流が流れる。この期間をゲート期間と呼ぶがこの期間は N_G に電源電圧が直接印加されるので、磁束が第2図のe点からf点に移る。この時間を t とすると

$$\Delta\phi_2 = -\frac{10^8}{N_G} \int_{\pi/\omega}^t E_G dt = -\Delta\phi_1 \quad \left(\frac{\pi}{\omega} < t < \frac{2\pi}{\omega} \right)$$

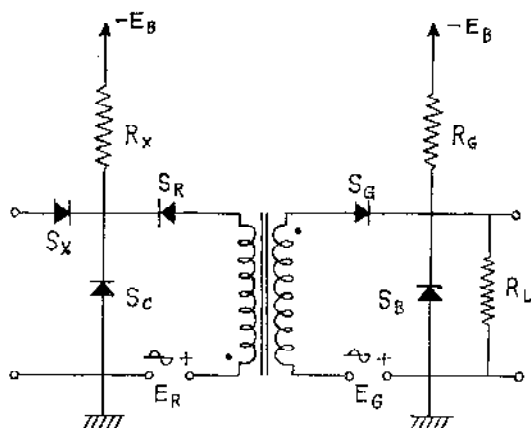
が成立する。磁束がf点に達した後は巻線には、もはや電圧がかからなくなるから残りの電圧は R_L に掛り出力電圧となる。従つて回路の抵抗及び鉄心の励磁電流を無視し、 E_G 、 E_R を正弦波とし E_C が整流正弦波とすると

$$E_G = \frac{N_G}{N_R} E_C \quad \text{但し} \quad N_G / N_R = E_G / E_R$$

となり理想的には入力電圧に比例した出力電圧が得られ第3図の実線で示す出力特性となる。しかし実際には鉄心の励磁電流や鉄心の飽和後の残留インダクタンスのために第3図の点線で示すような特性になる。論理回路は入力の零とある一定の値の2値に対応して出力が ON ,

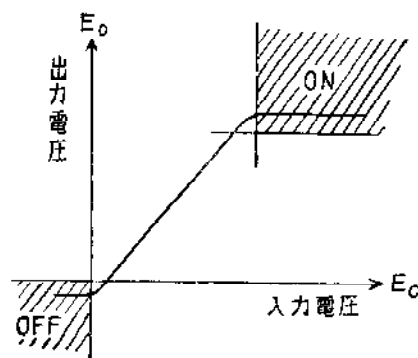


第3図 出力特性



第4図 電流補償回路

OFF のいずれかの状態になければならない。Ramey の回路を論理回路して完全に動作させるためには第4図のような電流補償を行う必要がある。第1図の回路では第3図で示したように入力 0 でもある止の出力が出るので、これを多数に連続接続すると、これが増巾されて入力が零でも出力が ON となる恐れがある。第4図ではこの弊害を取り除くためにアース回路に S_B 、 R_G を設け入刀零で出力がわずかにだけ負になるようしている。鉄心を十分にリセットするには E_R よりも入力電圧 E_C を少々大きくしリセット回路中の抵抗分による電圧降下を補償する必要があり、又1個の出力で多数の論理回路の入力を制御することも考えて E_G を E_R の2倍に定めている。



第5図 Ramey 形論理回路の出力

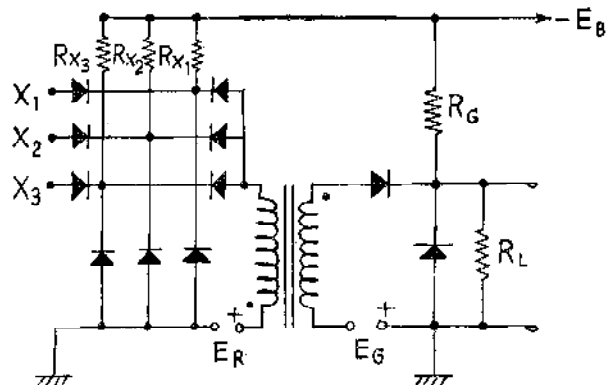
その結果 Ramey 回路の入出力特性は第5図のようになり、論理回路の ON 、 OFF は図の斜線の領域で使用出来、動作は確実になる。第4図の回路の出力は入力よりも半サイクルだけ遅れを持つ1入力の AND 回路となるから、その出力は

$$Y = DX$$

と表わすことが出来る。

(b) AND 回路

第6図は3入力の AND 回路を示す X_i のうちどれか一つの入力が無く $X_i = 0$ であると、 R_{xi} を通じてリセット回路が構成され、出力は OFF となる。従つて

第6図 3入力 AND 回路

$X_1 = X_2 = X_3 = 1$ の時始めて出力 $Y = 1$ となり

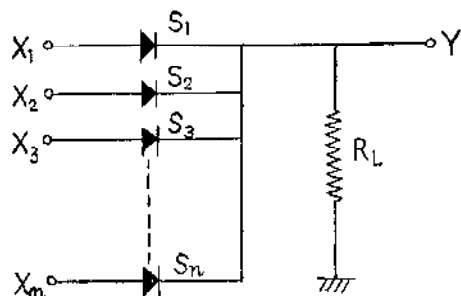
$$Y = D(X_1 \cdot X_2 \cdot X_3 \cdot \dots \cdot X_n)$$

(c) OR 回路

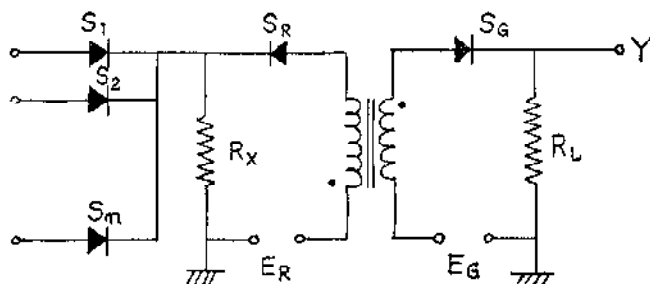
論理和を作る要素は第7図に示す整流器で構成出来て磁気増巾器を必要としない。しかし、OR 回路ばかりで多段接続されるような場合に信号が途中で減衰する恐れがあるために第8図のように基本回路と組合わせて増巾する。出力は

$$Y = D(X_1 // X_2 // \dots // X_n)$$

で表わされる。



第7図 OR 回路



第8図 OR 回路接続図

(d) NOT 回路

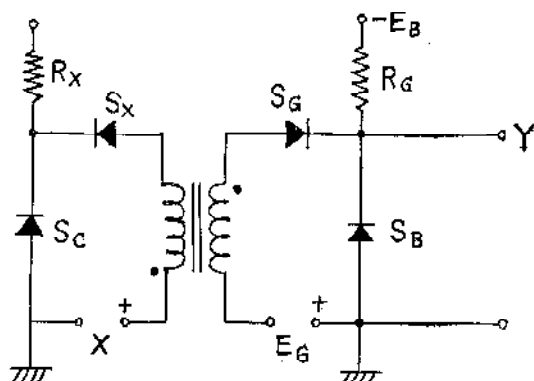
論理否定を行う NOT 回路は第9図に示し、基本回路のリセット電圧を入力とした時に得られる。その出力は

$$Y = D\bar{X}$$

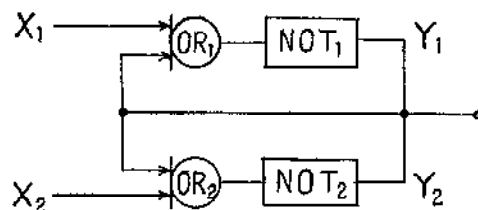
と表わせる。

(e) FF 回路

FF は記憶作用を行う要素でそのブロック線図は第10



第9図 NOT 回路



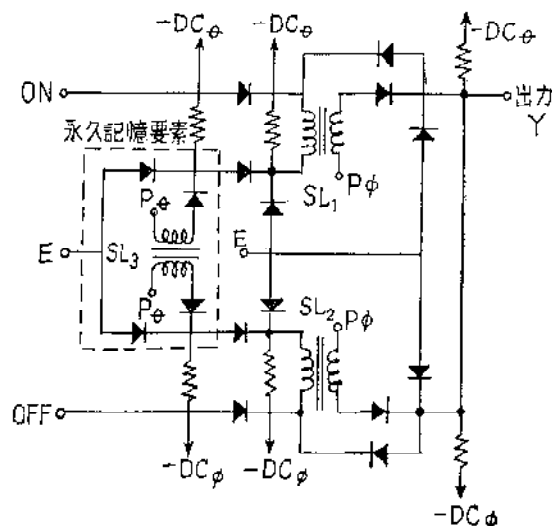
第10図 FF 回路のブロック線図

図で表わされ2個の NOT と2個の OR で構成される。いま NOT_1 はリセットされた状態を考えると $Y_1 = 0$ で出力が無くそのために NOT_2 はリセットされずに出力を出し、 $Y_2 = 1$ となる。 $Y_2 = 1$ の出力は、 OR_1 を通じて NOT_1 に帰還し、続いてこれをリセットさせるので上述の状態が持続される。 $Y_2 = 1$ の電圧は OR_2 を通じて NOT_2 の入力にも達するが、この電圧は NOT_2 のリセット電圧と逆位相となり影響はない。上の動作を実際に行うには NOT_1 と NOT_2 は互いに逆位相 ($\phi_1\theta$) a 電源で駆動する必要がある。実際のサイバック回路では第11図に示す結線を行いまた電源電圧の中断等によつても状態が変化しないように永久記憶要素を付加することもある。

出力 Y_1, Y_2 は次のように表わすことが出来る。

$$Y_1 = D(\bar{X}_1 // \bar{Y}_2) = D(\bar{X}_1 \cdot \bar{Y}_2)$$

$$Y_2 = D(\bar{X}_2 // \bar{Y}_1) = D(\bar{X}_2 \cdot \bar{Y}_1)$$

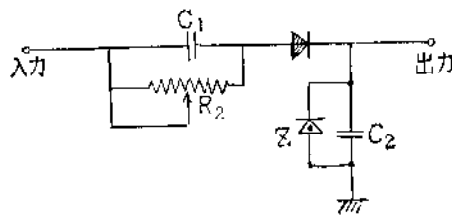


第11図 記憶回路

(f) TD 回路

長時間の時間遅れは、遅延回路を組み合わせで得られる。第12図は遅延回路のみを示すが図に於て、 $C_1 R_2$ の時定数を小さく、次段に接続する記憶回路の入力抵抗と C_2 との時定数を所要時間遅れに選ぶ、 C_1 は C_2 に比較して非常に小さいので入力電圧はほとんど C_1 に掛り、 C_2 にはわずかな電圧が掛るだけである。入力が半波整流波であると、 C_1 は R_2 を通じて放電するが C_2 の放電時定数は長いので入力が次ぎ次ぎに加えられると、一

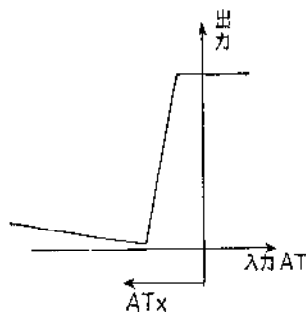
定時間後には C_2 の端子電圧は記憶回路の出力を変化させるに十分な電圧にまで上昇する。時限の調整は R_2 を加減することによって行い、最大時間遅れは約20秒を標準としている。



第12図 時間遅れ回路

4.2 自己飽和型

自己飽和型磁気増巾器の出力特性は第13図に示されるが、このうち最小出力と飽和出力をもつて OFF, ON とすることにより論理回路とすることが出来る。Pamey 型では入力電圧によって論理回路が動作したのに対し自己飽和型では全て入力のアンペアターンで決まる。従って自己飽和型ではバイアスの他、多数の入力巻線を設ける必要があるが、その極性を適当に選ぶことによって1個の磁気増巾器で数個分の論理要素の機能を果たすことが出来る。



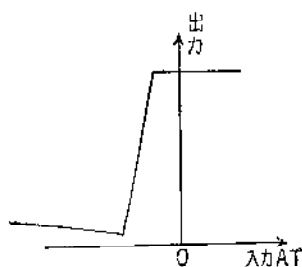
第13図 自己飽和型磁気増巾器の出力特性

(a) AND 回路

第14図の特性まで出力を最小にするに必要な AT を AT_0 とすると、出力を最小にするバイアスアンペアターン AT_B は

$$AT_B \geq AT_0$$

となる。これに入力アンペアターン AT_X を AT_B と逆向きに



第14図 1入力 AND 回路

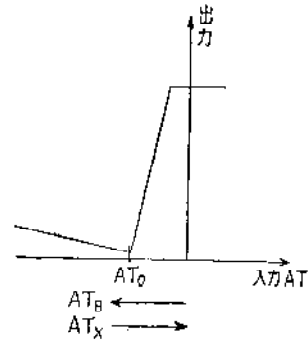
$$AT_X \geq AT_B$$

を加えると、1入力 AND 回路となる。

$$\text{又、} \quad AT_B \geq 2AT_0$$

$$AT_B - AT_0 > AT_{Xi} \geq \frac{1}{2}AT_B \quad i=1, 2.$$

とすると、2入力の AND 要素が得られ、その関係を第15図に示す。



第15図 2入力 AND 回路

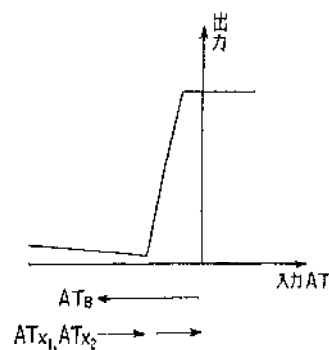
(b) OR 回路

OR 回路は第16図に示すように

$$AT_B > AT_0$$

$$AT_{Xi} \leq AT_B \quad i=1, 2, \dots, n$$

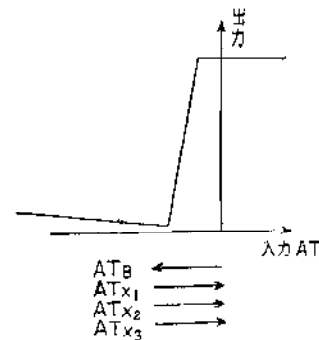
とするといずれかの入力で AT_B が打消されて出力を生ず。



第16図 OR 回路

(c) NOT 回路

NOT 回路は AND 回路や OR 回路と異なり第17図のように、入力 AT の AT_X を負の方向に加えねばならない。但し



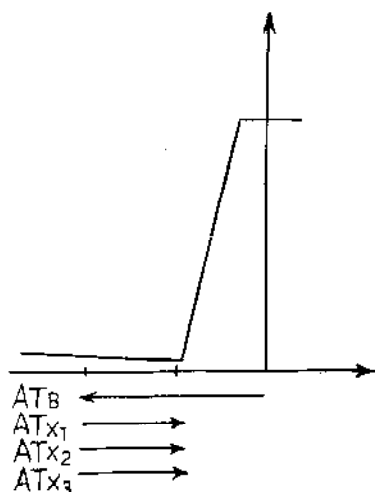
第17図 NOT 回路

$$AT_0 < AT_X$$

であることが必要である。

(d) *FF* 回路

第13図の特性で出力の一部を入力に正帰還すると、第18図に示すように特性に履歴現象を生ずる。いま履歴特性の中央の AT に等しく AT_b を加えておきこれを中心にして極性の逆な入力 AT_{X1} , AT_{X2} を与えると、 AT_{X1} が *ON*, AT_{X2} が *OFF* のフリップフロップ回路 (*FF*) となる。



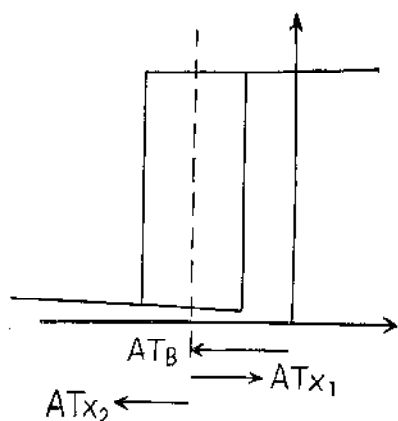
第18図 *Flip Frop* 回路

(e) 複合論理要素

前述のように入力巻線数やその極性を適当に組み合わせることによつて種々の複合論理回路が出来る。第19図はその一例で -2 単位の AT_B を与え、 AT_{X1} , AT_{X2} , AT_{X3} の三入力で

$$Y = X_1 \cdot X_2 // X_2 \cdot X_3 // X_3 \cdot X_1$$

なる論理関数の関係を満足する。

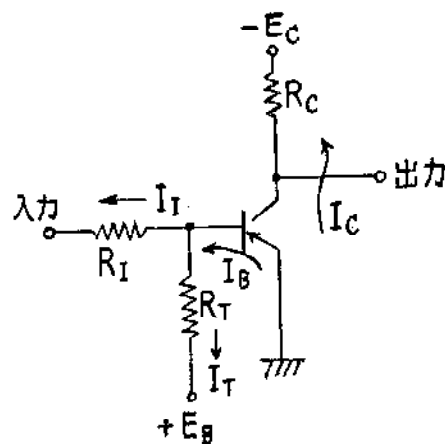


第19図 $(X_1 \cdot X_2 // X_2 \cdot X_3 // X_3 \cdot X_1)$ の複合論理回路

5. トランジスタ型

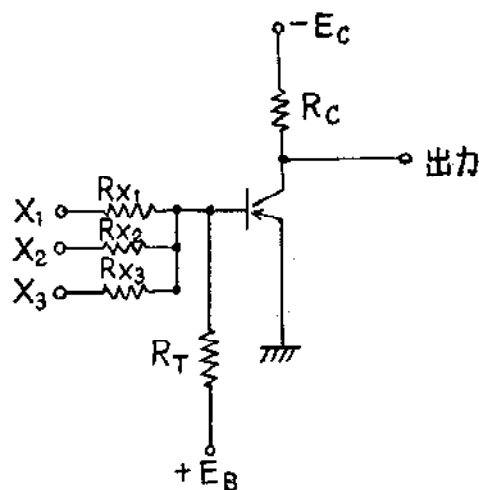
トランジスタによる論理要素はトランジスタの電流増

中特性を利用して動作させるものでその基本回路を第20図に示す。図で入力が無くて0の時は、トランジスタはカットオフの状態、コレクタの電位は $-E_C$ となり1となる。入力に負の信号が入つて1となると、ベース電流が流れてトランジスタは飽和し、コレクタの電位は零で0出力となる。従つて、トランジスタの動作は論理要素の *NOT* の作用がある。



第20図 トランジスタ増巾器

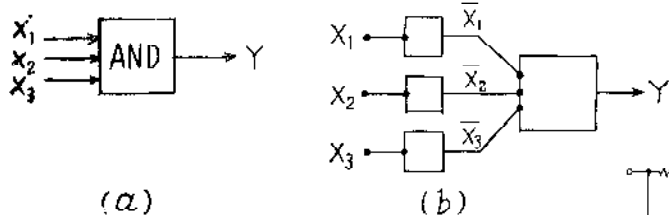
ここで第21図のように、入力抵抗を3個並列に接続すると、いずれかの入力が1となると出力が0となるので *NOT* 要素の前に *OR* 要素を接続したことになる。これを *NOR* 要素と呼ぶが、これがトランジスタスイッチ方式の基本形となる。



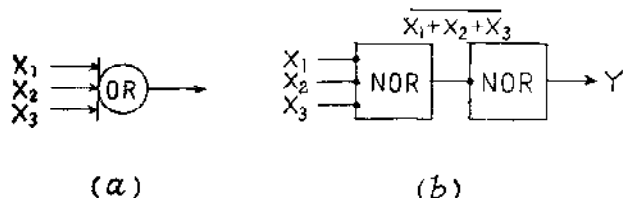
第21図 *NOR* 回路

(a) 論理回路

3節で述べた De Morgan の定理により *OR* と *NOT* の2種類の論理要素によりすべての論理演算が可能なので、トランジスタ *NOR* 要素のみで *AND*, *OR*, *NOT*, *FF* 等の機能を行なわせることが出来る。たとえば *AND* 回路は第22図に示すように *NOR* の前に *NOT* を接続したものに等しい。又 *OR* 回路は *NOR* の前半に入っているとその出力を再び *NOT* で否定するとよい。



第22図 AND の NOR 変換

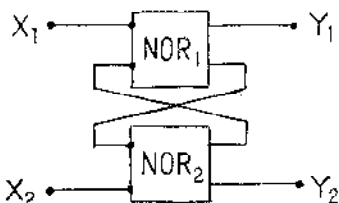


第23図 OR の NOR 変換

第23図は OR 回路の接続を示す。

(b) 記憶回路

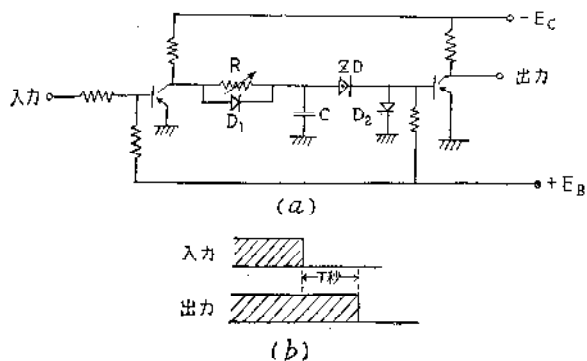
トランジスタによる FF 回路は、第24図のように NOR 要素を2個使用し、それぞれ一方の出力を他方の入力に接続する。この動作はたとえば X_1 に入力1が入ると NOR_1 は ON となり出力は 0, NOR_2 には入力が入らないので NOR_2 は OFF で出力は 1 である。この NOR_2 の出力が NOR_1 を ON の状態で接続させる。 X_2 に入力が入ると NOR_1 と NOR_2 の状態は逆転する。



第24図 NOR による記憶回路

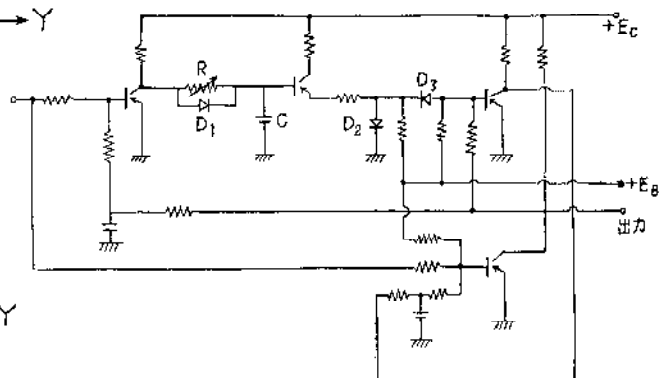
(c) 時間遅れ回路

NOR 方式による遅延動作も C と R による時間遅れを使用する。具体的にはコンデンサ C の端子電圧をゼナダイオードにより検出してその出力に一定の時間遅れを得る方式と。コンデンサ、電圧を一旦増巾した後、



第25図 時 限 回 路

NOR による FF 回路を反転させる方法がある。第25図は前者の回路方式を示し、0.1~35 秒の時間遅



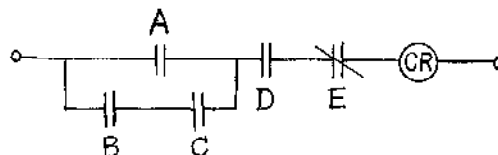
第26図 時 限 回 路

れが得られる。第26図は後者の場合を示し、これによつて 0.1~500秒の時間遅れを得ている。

6. 無接点スイッチ方式の応用

無接点スイッチ回路は以上に説明して来たように極めて一般的なもので、あらゆる分野に応用することが出来る。

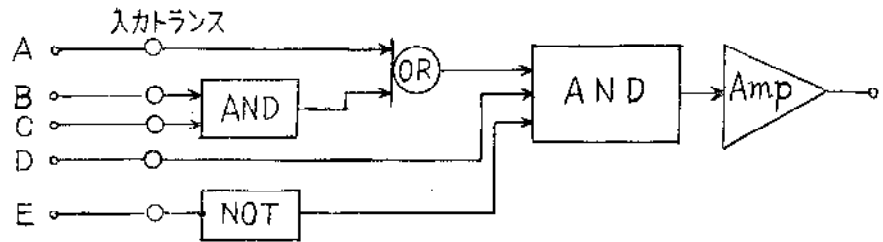
従来リレー回路をそれに相当する無接点方式に置き換えることは比較的容易である。第27図は4つの常時閉接点と一つの常時開接点を含む代表的なリレー回路で、第28図は第27図と同じ動作を行なわせるための論理要素の結線を示す。



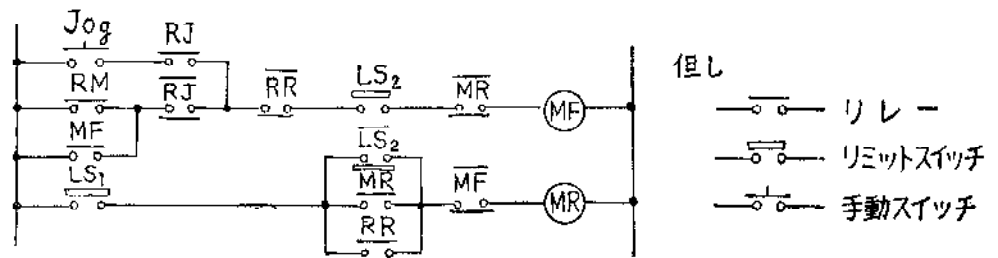
第27図 リ レ ー 回 路

第29図に示すような往復運動を行うリレー制御系を磁気論理要素を用いて制御する場合の結線図を第30図に示す。この制御系の動作は、第31図で対象物 X を区間 AB 間で往復させるもので、起動力で A より出発し、 B に達したら直ちに後退して A に戻る。また前進は手動によつて微動運動も出来る。いずれも緊急時には前進中でも直ちに後退して A にもどることが必要である。上述の動作に従つて論理回路を構成してもよいが、リレー制御系を無接点スイッチ方式に変換して行つても出来る。第29図、第30図で MF 及び MR は夫々 X の前進及び後退に対応した電動機の正転逆転の操作を行なわせるリレーで、この系の出力である。 $LS1$ 及び $LS2$ は第31図のような動作をするリミットスイッチで手動時は RJ が生きて Jo 接点で微動運動を行う。また緊急時には PR が働いて逆転する。

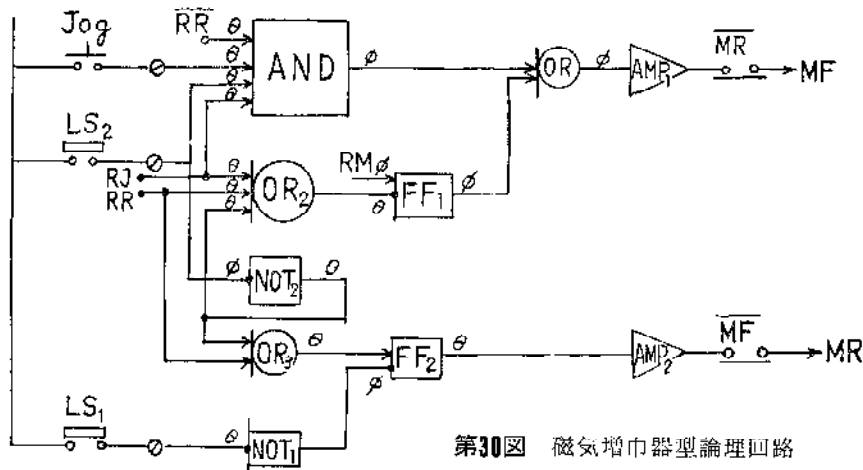
トランジスタ、スイッチよりも数年先がけて開発された磁気増巾器型論理要素は、ベルトコンベア、の総括制御、炉のプログラム制御、火力全発電所のプログラム制御等、各方面で実績をあげている。トランジスタスイッチは入力に mW オーダで非常にわずかなものであるから、入力装置をトランジスタ化することによって、いろいろの検出、及び計測入力が容



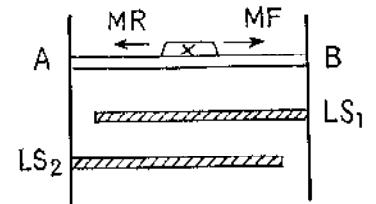
第28図 磁気増巾器型論理回路



第29図 リレー回路



第30図 磁気増巾器型論理回路

第31図 リミットスイッチ LS_1 LS_2 の動作範囲

易に得られる便利さがあり、現在工作機関係、紡績化機関係その他クレーン、ロープウェイ等の制御系で部分的にトランジスタ化が試みられている。

7. 無接点スイッチの適応上の問題

無接点スイッチが従来のリレーに比べて信頼度が高いことは前に述べたが、無接点スイッチがすべてのスイッチング回路に使用され、従来のリレーに取って代わると考えるのは早計であり、その使用に当つては、その使用条件及び経済性の点から、その装置に適應し、また各スイッチ素子の特徴が生かされるのでなければならない。

まず、無接点スイッチ方式はいずれの形式にしても電力レベルが小さくそのまま操作部を働かせることが出来ない。通常は論理回路と操作部の間に出力増巾部が必要である。従つて極く簡単な論理回路ですむ場合は、むしろリレーを使用の方が経済的となる。しかし、操作頻度が高いプレスや各種可逆圧延材等ではリレーよりも

無接点方式の方が保守の面で経済的なこともある。

トランジスタ型と磁気増巾器型を比較すると、トランジスタ型のはスイッチ時間が + 数 μsec 程度であるので複雑な計算制御等を除くと実用上装置全体として時間遅れで問題にすることはない。これに反し磁気増巾器型では最も速いものでも半サイクル遅れがあり、商用周波数で使用する限り高級な装置では、時間的な点で制約を受けることがある。

トランジスタ型のは、トランジスタ自体がサージ電圧に対して弱いので装置として充分サージに対する対策を考えて使用する必要がある。従つて装置と被制御機器との間の連絡ケーブルが非常に多くかつ長距離に及ぶ場合とか、電力制御装置のように使用条件が悪く誘導障害が大きい場合等にはサージアブゾーバ、絶縁継電器等にかえつて費用がかかり経済的でないことがある。その点磁気増巾器型はサージに対して強く気軽に適用出来る利点がある。

生産と技術

電源の変動はいずれの型式でも素子の劣化、破損及び誤動作の原因となるので注意しなければならない。無接点スイッチはいずれも単体または機能ごとにプリント基板に配線された上ポリエステル等の樹脂でモールドされて機械的な強度やガスなどによる腐蝕を保証し、また適当な端子を設けて取り扱いに便利のようにされるが磁気増巾器型では寸法法的にはリレーとほとんど変わらないので、トランジスタ型のように制御系の小型化は必ずしも望めない。

8. むすび

無接点スイッチは従来のリレー方式に比して接点不良が無い、消耗部分が無い、騒音を発しない等の特長があり、高頻度の操作と、ガスやほこりなどの悪環境の使用には絶対の優位を確保している。無接点スイッチの利用はいままでは寸法価格等の点でまだ一般に使用される段階には来ていない。しかし、トランジスタ型更には新しい各種のスイッチ素子の出現によつてこれらの点がかなり解決されることが考えられるので、今後の発展が大いに期待される。

以上、現在使用されている磁気増巾器型及びトランジスタ型論理回路の基本的な説明をしたが、無接点スイッチ式の使用に幾分でも参考になれば幸である。

参考文献

1. 横須賀，浜岡，大野；「無接点継電方式」制御工学 VOL. 1, NO. 2, P. 21.
2. 吉田，酒井，宮；「トランジスタリレー方式」三菱電機 VOL. 34, NO. 12.
3. Robert A. Mathias；「Static Switching Device」Cont. Eng. May (1957) P. 67~94.
4. 田岡博次；「無接点継電器とシーケンス制御」電気工学専門講習会予稿，昭 35.
5. 藤沢道雄；「無接点継電器とその応用」電学誌，昭 36. 4. P. 133.
6. Cypak Syslew；Westing Hous Engineer. July 1955.
7. 田中為夫；「トランジスタ無接点継電器 Logitron」安川電機，VOL. 25, No. 95, P. 247.