

集積回路製造と冶金技術

ソニー株式会社厚木工場 金田嘉行、菱川伸一、平田芳美

まえがき

世の中の産業や、家庭の生活の中にまでエレクトロニクスの進出が近年非常に盛んとなり、又今後の発展も期待される所は大きいが、その中心的な役割りをはたすであろうと考えられているのは集積回路(I.C, Integrated Circuit)である。すでに大型の計算機システムのハードウェア(部品)には大量に活用され、最近では卓上型電子計算機の機能素子にも相当の勢いで応用されている。計算機能は一般にロジック(論理)回路或いはデジタル回路と呼ばれているが、IBM社の360シリーズ機に用いられているS.L.T. 素子 Solid Logic Technology Deviceは混成集積回路の一つとしてよく知られている。又その他最近では国内外の半導体メーカーより DTL(Diode. Transistor Logic) その他のモノリシク型集積回路等も実用となり一部は市販されている。計算機ばかりでなく、ラジオ、テレビ等の家庭製品にもすでに I.C は進出しつつあるし、宇宙ロケットや、航空機、最近ではハイウェーを走る自動車に I.C よりなる電子頭脳を組込み、自動制御を行うことも真剣に計画されている。

集積回路が欧米あたりで軍事用にのみ用いられていた時代はすでに過ぎ民需が今後の最大のマーケットになることも当然予想されることである。単に小型化、高性能ということだけでなく、価格の安いこと、故障のしないことが最も重要な条件になって来ている。これらの要求を満足させるためには、第一に従来のように部品設計と回路或いはシステム設計とがセクション的に境界を有していたのではうまみがなく、集積回路設計は最終の製品設計と短絡して行はれなければならないことである。将来必ずや I.C の設計に際しては従来の回路技術者と素子製造技術者が一体化されるような組織運営が不可欠となるであろう。より大規模な集積度の I.C すなわちサブシステム化や L.S.I (Large Scale Integration) 化される場合は尚更である。

第2には、コストと信頼性を決定させる製造技術が単体の素子製造とは比較にならない高度さ複雑さを必要とすることである。単純な例として、出来上った I.C の回路機能としての評価は電気的測定を行うことにより一応

可能ではあるが、厳密に工程や設計のミスがどこにあつたか細かく分解して情報を前工程に流し返すことも難しいし、従来の単体素子で行って来た検査や品質管理の手法でそのままの品質を保証することも容易でなくなる。

製造工程そのものを確実にしかもリーズナブルに保証して問題なく作業して行くことが品質を保証する最も早道である。

半導体集積回路の製造工程を思い起してみると、偏析を利用したシリコン等半導体の高純度精製法、チョクラルスキー法による単結晶引上や、P型不純物となるⅢ族元素、N型不純物となるV族元素の単結晶薄片中への拡散、気体シリコン塩化物の熱分解によるエピタキシャル成長、シリコン表面の酸化膜生成の厚さ及び品質制御、アルミニウム薄膜のシリコン及び酸化シリコン上への真空蒸着によるオーミック接続及び相互結線、アルミニウムへの金線の熱圧着、或いは最近開発されつつあるフェースポンド用のパンプ I.C からの10数ヶの電極取出しを同時に行うための金属突起形成等多くの工程に亘って冶金技術が活用されている。又一方混成型 I.C においても、モリブデン、金、銀、白金、パラジウム等金属微粉末ペーストのセラミック上への焼結による厚膜回路や、クロム、チタン、モリブデン等リフラクトリメタルの薄膜蒸着によるガラス、セラミック表面の部分的メタライズ等金属間反応に止まらず、金属～非金属系のメカニズムに至る迄冶金技術に負う所は極めて大きい。このように集積回路の作業性を向上させ、高歩留りを得るには要点を占める冶金技術なくして考えられないが、更に重要なのは、故障の減少即ち信頼性の向上である。そのためには夫々の製造工程で、充分に冶金的にメカニズムが解明された上での確かな構造とプロセス革新に支配される所が大きい。集積回路では検査によって品質を維持することよりも、正当な工程で確実に作業のなされる事が決定的に重要なことなのである。

本レポートでは、冶金技術がどのように集積回路製造上用いられているかの概略を説明することにするがまず最初にこの「まえがき」の文章の中にも度々用いて来た集積回路の種類をその特長を交えて簡単に分類してみよう。

表1. 分類

1. 半導体集積回路	
(i) バイポーラ型	イ) P.N. 接合分離方式 (モノリシック I.C) ロ) 絶縁物分離方式 (ダイエレクトリック I.C) ハ) 空気分離方式 (ビームリード I.C)
(ii) 電界効果型	モス(MOS) I.C
2. 混成集積回路	
(i) 厚膜型	
(ii) 薄膜型	

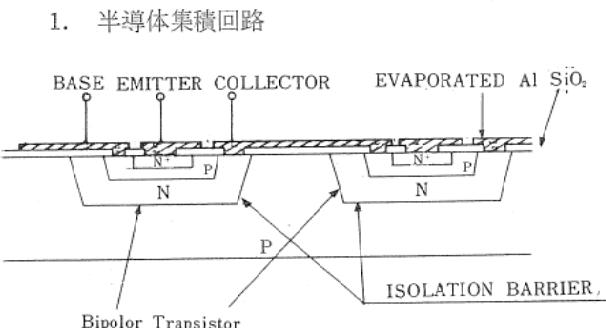


図 I-1 バイポーラ型モノリシック I.C

バイポーラ型とは図 I-1 のようにエミッタ、ベース、コレクターを有する従来のトランジスタやダイオード、抵抗等を基本素子として構成されるものであり、機能的には電流制御型と言われ半導体中の少数キャリアの動作によって支配されている。原則として一枚の半導体単結晶スライスの中に複数個のトランジスタ、ダイオード及び抵抗を作り込んで回路構成を行うため、夫々の基本素子が電気的に独立、他の素子と分離されなければならない、その技術を分離 (アイソレーション Isolation) と称している。これは非常に重要な技術であり、その方式によっての分類が表1. のようになされる。同様に一枚の

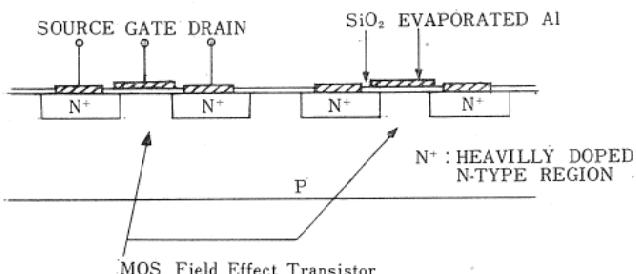


図 I-2 MOS 型 (N チャンネル) I.C

半導体単結晶スライスに図 I-2 のように不純物拡散と、部分的な薄い絶縁層の形成を行ってソース、ドレイン、及びゲート電極とし半導体中の多数キャリアを支配す

る電圧制御型機能をもたせたトランジスタが MOS 型 (Metal Oxide-Semiconductor) Tr でありそれを複数個、以上集積されたものが MOS 型 I.C と呼ばれる。構造上の利点としては、分離を必要としないので工程的に簡単であり、一枚の半導体片中に多数の基本素子を作り込めることができる。いわゆる L.S.I (Large Scale Integration) に適しているが、絶縁膜の特性が極めて重要で膜の均一な構造不純物の除去など従来のプレナー型トランジスタで行って来た二酸化硅素膜の制御よりも遙かに高い製造工程技術管理が必要となる。原理的にバイポーラ型程演算速度は大きくないが、卓上型電子計算機や通常の大型計算機には全く問題なくむしろバイポーラ型よりも適しているので今後の課題の一つである。

この MOS 型 I.C の製造技術は絶縁膜の特別な制御は別にしても殆どバイポーラ型と共に拡散、エピタキシャル成長、金属薄膜蒸着、半田付け、溶接等についてあとで共通的に述べることにする。

2. 混成集積回路

原則的には、集積回路の基本素子の中で、抵抗、コンデンサー等の受動素子の全部又は一部を絶縁基板上に作成し、別個に製作されたトランジスタやダイオードの半導体素子と組合せてなる方式であり、受動素子の製造には、金属粉や酸化物及びその混合ペーストをセラミック或いはガラス上に印刷し焼成して抵抗体、キャパシター、導電帯を形成する厚膜混成型 (Thick Film Hybrid) と、金属薄膜や絶縁酸化物薄膜、ガラス薄膜等を真空蒸着、熱分解成長等の方法でセラミック、ガラス、或いは二酸化硅素や窒化硅素上に形成してなる薄膜混成型 (Thin Film Hyrid) に大別される。

最近では混成集積回路にモノリシック I.C やビームリード I.C などを組合せたものも開発されており、夫々の利点を活かすことにより、多くの有用性が認められている。これらは特にデジタル回路に限らず、ラジオ、テレビ等リニア回路に、設計上からも価格、信頼性の点でも好適と考えられており、早急に展開するものと確信する。その他薄膜、厚膜によってトランジスタ作用をもたらせることが研究されている。

II 半導体集積回路

1. 結晶成長とエピタキシャル工程

1-1 結晶成長

半導体デバイス製造は、その半導体材料の単結晶製造からスタートすると考えてよく、結晶引上げ法はその単結晶製造の代表的な方法である。この方法は高純度シリコンと、ドープすべき不純物とを同一高純度石英ルツボ内に入れ、不活性ガス雰囲気の高周波加熱炉で加熱融解

し、融解した高純度シリコン及び不純物を融汎より少し高い温度に保つ、そしてその中に「種結晶」（結晶軸の決定したシリコン単結晶小片）を浸し、それを回転しながらゆっくり液相から引上げると、種結晶の結晶軸に従った単結晶を成長させる事ができる。

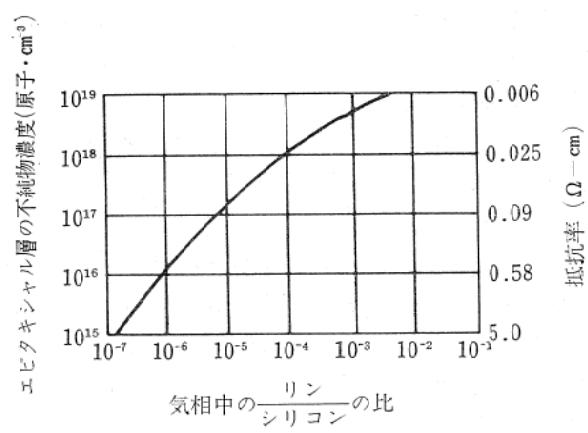
1-2 ウェハー製作及び研磨

単結晶棒の結晶軸を決定後ダイヤモンド回転刃により薄い板（ウェハーと呼ぶ）に切出し、それらを研磨機により希望の厚みにまで研磨する、 0.25μ 程度の研磨粉で鏡面に仕上げる。これを化学的エッチングしウェハー表面の加工層を取除き、単結晶面を出しエピタキシャル工程へ送る。

1-3 エピタキシャル成長

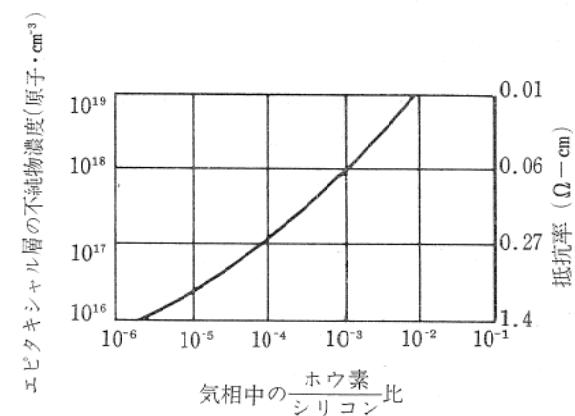
○ 硅素を含む比較的分解しやすい物質、たとえば四塩化硅素 (SiCl_4) の蒸気と水素ガスを高温に保持されているシリコンウェハー上に送ると、

$\text{Si Cl}_4 + 2\text{H}_2 \xrightleftharpoons{1200^\circ\text{C}} \text{Si} + 4\text{HCl}$ の反応が起る。生じたシリコンは基板のウェハー上に付着し基板と同じ単結晶として成長する。このエピタキシャル成長は $930\sim 1400^\circ\text{C}$ の温度範囲で行なうことが出来ると報告されている。一般に低い温度で単結晶を成長させるためには、かなりおそい成長速度で行なう必要がある。例えは約 1200°C 以上では $1\mu/\text{min}\sim 5\mu/\text{min}$ 位の成長速度で有用な単結晶膜が得られるが、成長速度が速すぎると膜の不完全性が増加し、最後には多結晶が付着する。この成長速度はガス供給中の塩化シランの濃度で調整する事ができる。一般に成長膜の性質の評価は厚み、不純物分布、完全性等について行う。膜の厚めは主として成長速度によって決まり、これはガス成分比とある程度まで下地の温度とガス流そのものに依存する。不純物濃度はエピタキシャル成長させる時に流すガス中の不純物の種類と量によって決まるものであるがガス中の不純物濃度と、出来上った膜中の不純物濃度との関係は非常に複雑である。図II-1はドーパントが、ホスピンの場合に於けるガス組成比と、エピタキシャル層中の不純物濃度との関係を示している。図II-2はドーパントがジボランの場合の関係である。エピタキシャル工程の本質的な限界は、エピタキシャル層が成長する時、常に拡散も同時に起ってしまう事である。その為基板と成長層の間で不純物のやり取りが生じる。これが不純物濃度が鋭く移り變るのを妨げて「ぼけ」を生じ理想的な階段接合を作れなくしている。この状態は図II-3から抵抗率が徐々に変化している事で判る。これはエピタキシャル成長の際に生成されたエピタキシャル層と基板（ウェハー）との間で拡散が行われた事を示す。成長している膜中には幾つかの欠陥が生ずることがあり特定の温度で成長速度が速すぎる事や装置中の不純



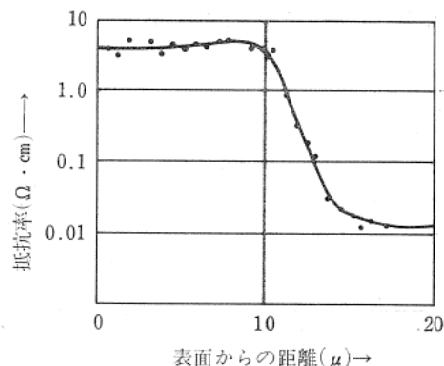
図II-1

ホスピンをドーパント用いたときのガス成分と(1)エピタキシャル層中の不純物の濃度との関係⁽¹⁾



図II-2

ジボランをドーパントに用いたときのガス成分とエピタキシャル層中の不純物の濃度との関係⁽¹⁾



図II-3

アンチモンをドープした $0.01\Omega\cdot\text{cm}$ 基板のウェハー上に 1200°C で 12μ の厚さ $4\Omega\cdot\text{cm}$ のN形エピタキシャル層を成長させた時の実際の抵抗率の分布⁽¹⁾

物や下地上の割れ目などが原因とされている。多結晶膜領域の発生は、温度が特定の成長速度に対して低すぎるか、あるいは著しい汚れが有るかを示すものであって、

エピタキシャル成長前の表面処理は非常に重要な考察事項である。ウェハーの表面の数 μ を除去するために、エピタキシャル成長させる直前に HCl の蒸気を基板ウェハー上に送ってガスエッチングするとウェハー表面のひっかき傷や、ごみ、汚れなどを相当地よく取り除くことが出来る。

この様な処理をした基板ウェハー上に成長させたエピタキシャル層には、突起や凹みは非常に少なくなり積層欠陥 (Stacking fault) も処理前は $10,000/cm^2$ 位あったものが $10/cm^2$ 以下になるといわれている。

2. 不純物拡散

2-1 拡散における不純物分布

不純物原子を拡散した場合、当然考えられる様に内部へ行くほど不純物濃度は低くなる。これは次の Fick の第2法則を用いて示される。

$$\frac{\partial N}{\partial t} = D \frac{\partial^2 N}{\partial x^2}$$

N : 不純物濃度 (cm^{-3})

t : 時間 (sec)

x : 表面よりの路離 (cm)

D : 拡散定数 cm^2/sec

(a) 表面における濃度が一定のとき（不純物が充分に補給されているとき）

$$N(x) = N_0 \left(1 - erfc \frac{x}{2\sqrt{Dt}} \right)$$

$$= N_0 erfc \frac{x}{2\sqrt{Dt}} \quad (cm^{-3})$$

ND : 結晶表面の不純物濃度 (cm^{-3})

t : 拡散時間 (sec)

x : 表面より内部への路離 (cm)

これを定性的に図示すると図 II-4 の様になる。

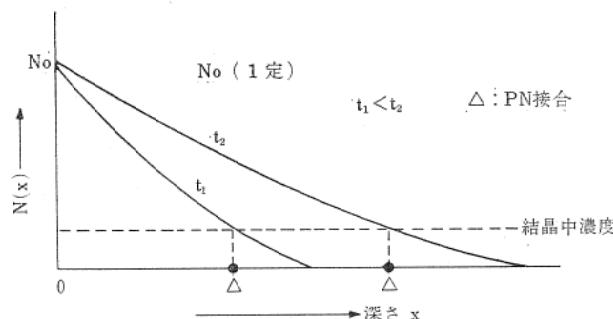


図 II-4 誤差関数 (表面濃度一定)

(b) 表面にある不純物が一定量のとき

$$N(x) = \frac{Q}{\sqrt{\pi Dt}} \exp\left(-\frac{x^2}{4Dt}\right) (cm^{-3})$$

Q : 系の不純物総量,

これを定性的に図示すると図 II-5 の様になる。

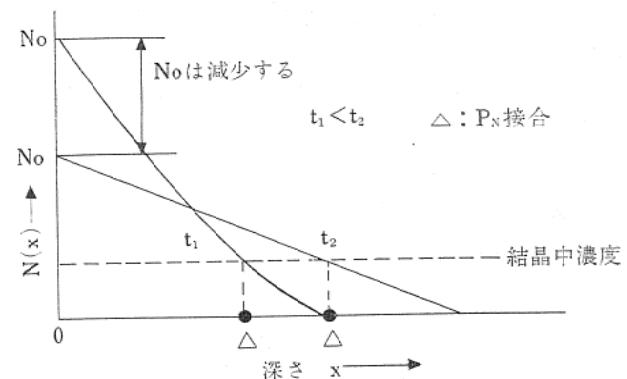


図 II-5 ガウス分布 (表面量一定)

2-2 拡散分布における処理工程変動の影響

前述した2つの境界条件のいずれかに適合した拡散分布を確立する事は、製造における関心の的である。しかし実際の拡散分布は多くの変数、例えば、時間、温度、不純物の固溶度、シリコン表面状態などにより決つてくる。そこでこれらの独立にあらわれる変数の影響について検討してみよう。

(a) 拡散物質の固溶度

ある特定の元素を不純物として使えるかどうかの判定の第一基準は、拡散曲線から要求される最高濃度が拡散物質の固溶度以下であるという事である。「固溶度」とは、ある特定の温度においてシリコン固体中に溶解しうる元素の最高濃度を示すものである。図 II-6 は、通常用いられる拡散物質についての固溶度曲線を温度の関数

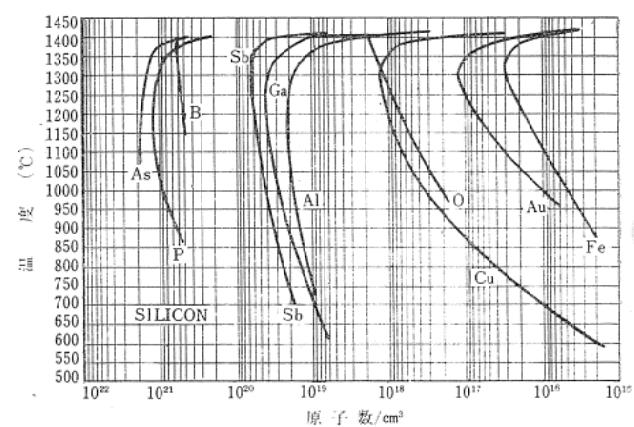


図 II-6 不純物元素のシリコン中の固溶度。
(Trumbore による。)⁽²⁾

として示したものである。もし、ある特定の拡散曲線が与えられた不純物の最大固溶度以上の表面濃度を必要とするならば、希望の分布を得るのにその元素を用いる事は出来ない。このように最大固溶度は、拡散物質の表面濃度への上限をおさえるものである。

(b) 拡散温度

定性的に言って、拡散温度を上げると拡散の割合が増

加する。これは高温の為に拡散原子により大きなエネルギーが与えられ、格子中を動く速度が増加する為である。もし必要な濃度分布を得る為に常温で拡散したとすれば無限の時間を必要とする。実際には 1000~1300°C で行い、せいぜい数時間で必要な濃度分布を得ている。拡散の温度依存性が非常に大きいのは、拡散定数 D に著しい温度依存性があるからである。拡散定数と温度との定量

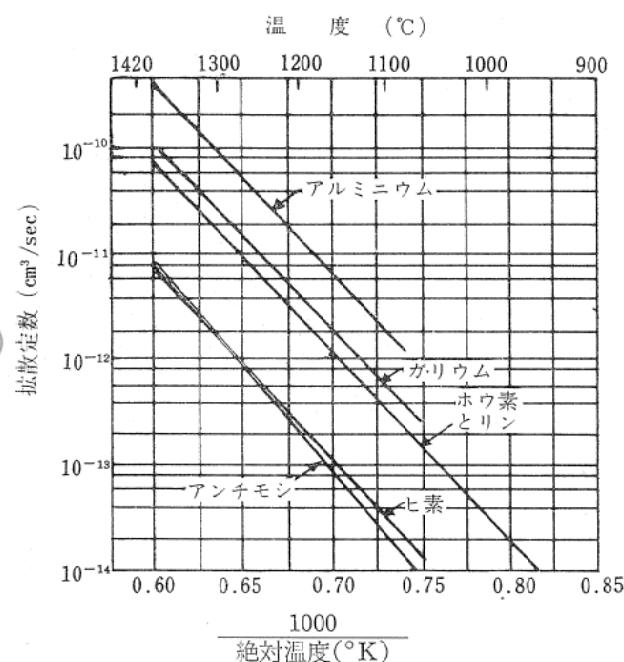


図 II-7 不純物元素のシリコン中の拡散定数の温度依存性。(Fuller および Ditzenberger による。)⁽³⁾

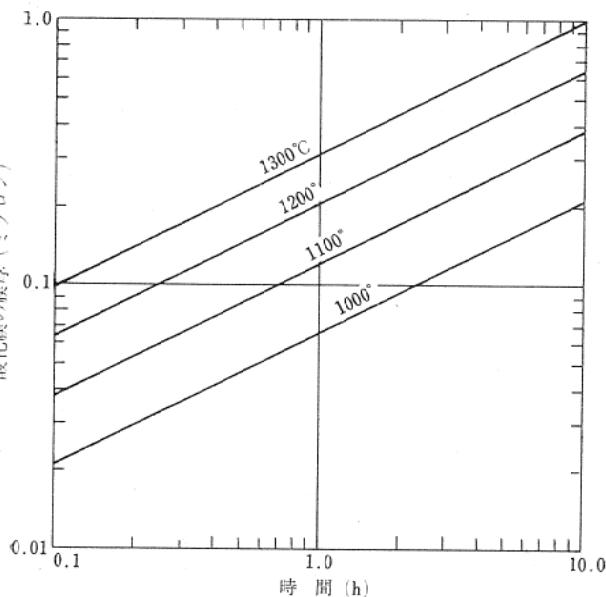


図 II-8 純粋な乾いた酸素を使用した場合、かなり純粋なシリコンに対する様々な温度での酸化膜と酸化時間との関係。(Flint, Soc Electrochem. Soc. Electron. Div. Abstr., vol. 11, p. 222, May, 1962)

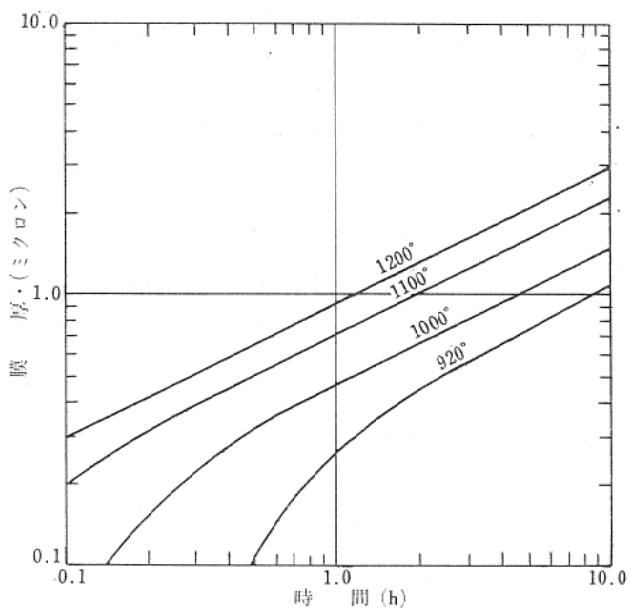


図 II-9 1気圧の純粋な水蒸気中で温度を変化させた場合の酸化膜の膜厚と時間との関係。(Flint Electrochem. Soc. Electron. Div. Abstr., vol. 11, p. 222. May 1962)

的な関係は、次式の通りである。

$$D = D_0 \exp\left(-\frac{\Delta H}{RT}\right) \quad D_0 \text{ 及び } R \text{ は定数} \\ T \text{ は絶対温度}$$

ΔH は材料中における不純物拡散の活性化エネルギーである。この関係を図示したのが図 II-7 である。

通常の拡散物質に対して、これら直線の傾斜の間には実際上ほとんど差がなく、従って活性化エネルギーは、似たような値となる。しかし定数の違いの為、ある与えられた温度に於ける種々の元素に対して、拡散定数には大きき開きがある。

例えば 1200°C に於て、アルミニウムの拡散定数はホウ素のほぼ 10 倍である。一方ホウ素やリンは普通に使われる拡散物質であるが、拡散定数はほとんど等しい。

(c) 拡散時間

相補誤差関数分布、ガウス分布、いずれに於ても拡散時間 t は、 Dt の積で現わされる。そこで接合深さ、或は拡散物質密度にしての影響は、拡散時間、拡散定数共に同じような効果を持つ、実際の処理工程において時間は比較的制御し易いものである。しかし拡散時間が数分以下だとすれば、シリコンの温度上昇所要時間、冷却所要時間の両者を考慮する必要がある。

(d) 表面の清浄度とシリコンの欠陥

拡散濃度分布に微妙な影響を与える 2 つの工程変数として、シリコン表面の清浄度と結晶欠陥がある。これらは局部的に影響するもので、時間、温度等の変数は全体的に影響を与える。拡散直前に、炉中でシリコン表面を気相エッチすると最高の清浄さを保てる事が多い。シリ

表1 3種の製法による SiO_2

気体	生成温度	生成速度定数 μ^3/min	0.5 μ できる時間	1 μ できる時間	比重
dry O_2	1000($^\circ\text{C}$)	1.48×10^{-4}	1800(分)	長すぎる(分)	2.27
	1200	7.64×10^{-4}	320	1320	2.15
wet O_2 (65°C)	1000	38.5×10^{-4}	85	252	2.18
	1200	117.5×10^{-4}	22	85	2.21
水蒸気	1000	54.5×10^{-4}	55	195	2.0~2.2
	1200	159.010×10^{-4}	16	60	2.0~2.2

2) Evitts et al "Rates of Formation of Thermal Oxides of Si" ECS Meeting, Boston, Sept. 1962

表2 SiO_2 干渉色

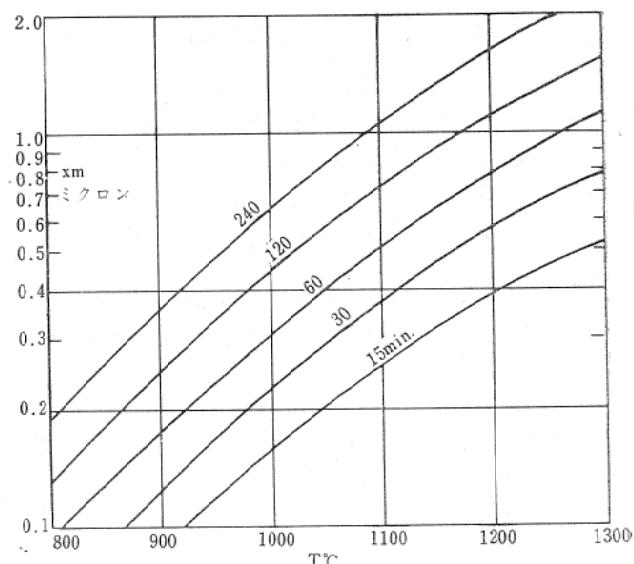
色	厚さ (\AA)			
灰	100			
褐	300			
茶	500			
青	800			
紫	1000	2750	4650	6500
青	1500	3000	4900	6850
緑	1850	3300	5200	7200
黄	2100	3700	5600	7500
橙	2250	4000	6000	
赤	2500	4350	6250	

コン母体中の結晶欠陥、例えば転位とか積層欠陥などは拡散物質が局所的に集中する場所となりうる。この為、一様性を有する拡散接合を作るには、結晶性の完全なシリコンが必要である。

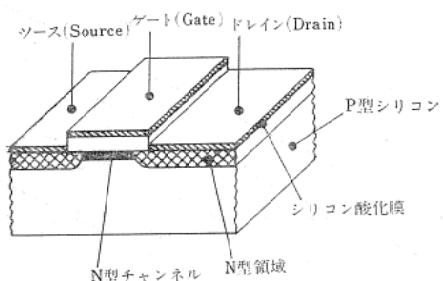
2-3 酸化

選択拡散を行わせる為には、拡散に先立って表面に酸化膜を生成させ、フォトエッチングを行わねばならない。シリコン酸化膜は主として熱酸化法で作られる。酸素中または水蒸気と酸素の混合気中で約 1000~1200°C で一定時間加熱する、水蒸気は一般に厚い酸化膜を作るのに使われる。生成したシリコン酸化膜はすべて同じ性質ではなく、エッティング速度、密度、拡散に対するマスク効果、膜中での電荷密度などに差が生ずる。一般にゆっくり成長したものの方が物理的には良質のシリコン酸化膜になるようである。図II-8 に乾燥した酸素を用いた場合のシリコン酸化膜生成速度を、図II-9 に水蒸気を用いた場合のシリコン酸化膜生成速度を示す。

酸化膜に拡散を行うと、不純物や温度によって保護作用が異なる。砒素、ボロン、燐、アンチモンは選択性はあるが、ガリウムについては選択性がない。燐の選択性拡散については、五酸化リンを不純物源とした場合シリコン酸化膜とすぐ反応して PxSi_xO_z というガラスを作つて、五酸化リンがガラス中を拡散し、結果的に燐がシリ



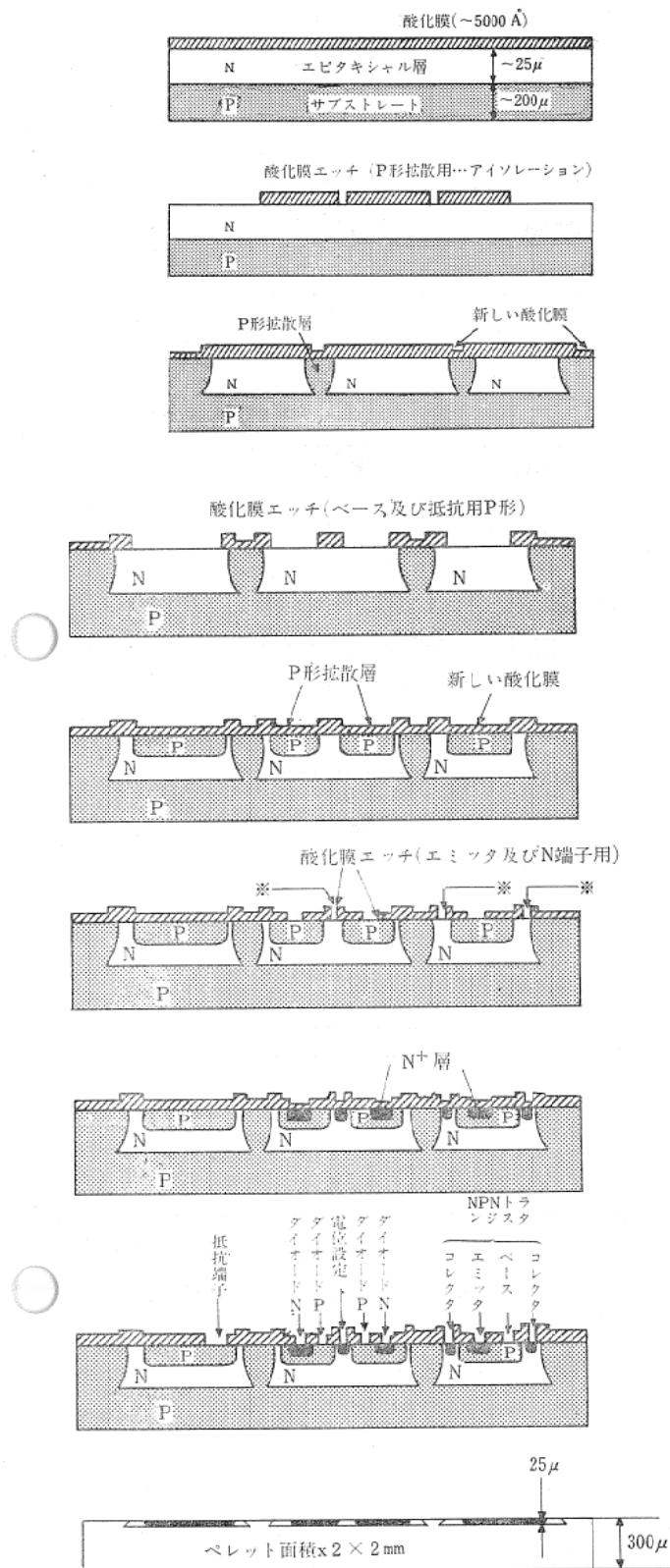
図II-10 拡散時間を変化させた場合の燐の高濃度拡散に対するマスクに必要な酸化膜の厚み。
(C. T. Sah, H. Sello, and D.A. Tremere.)⁽⁷⁾



図II-11 MOS構造

コン中に拡散して選択性が失われる。したがって酸化膜の厚さはある程度以上必要である。図II-10 に燐の侵入を防ぐに要する酸化膜の厚みを示す。

ここでシリコン酸化膜が更に重要な働きをする MOS (Metal Oxide Semiconductor) について述べよう。この MOS の代表的な構造を 図II-11に示す。この MOS 構造に於て、ゲート電極下のシリコン酸化膜は非常に大なる役割を果すのである。即ちこのシリコン酸化膜は組織的に緻密で、電気的に絶縁物でなければならない。従



図II-12 PN接合分離方式 I.C

てこのシリコン酸化膜中には易動度(mobility)の大きな、ナトリウムイオンなどが混入してはならない。もし、ナトリウムイオンなどの混入があると、シリコン表面近くに望ましからぬ表面準位が発生し、MOSの特

- [1] スタート材料
エピタキシャルウェハーを表面酸化する
- [2] アイソレーション用に酸化膜をフォト・エッチする
- [3] 深いP形拡散を行うとサブストレートのP形と接続して、N形の島を作る。シリコン面は再び酸化する(アイソレーション)
- [4] ベース層及び抵抗用のP形拡散のためのパターンをフォト・エッチする
- [5] P形拡散を5μ程度入れる。ベース及び抵抗層ができる。再び酸化する
- [6] N形の高濃度不純物の拡散を行なうためのフォトエッチする。トランジスタ・ダイオードのN形層コレクタに接続する為のN⁺(※印)窓あけも同時に行う
- [7] N⁺を拡散させる。表面濃度は10²⁰/cm³程度、その後さらに酸化する。N⁺の深さは2~3μ
- [8] 最後にアルミ配線パターン用の窓を開ける。矢印は配線接続部を示す
- [9] 実際の大きさ、深さの割合を示す。酸化膜は描けない位薄い

性に悪影響を及ぼす結果となる。

シリコン酸化膜は選択拡散の際、マスクとして働くのであるがこの酸化膜はその他に、表面安定化(Passivation)の役割をも果す。もし接合を有するシリコンの表

面に酸化膜が存在しなければ、雰囲気などからシリコン表面に吸着された水分、汚れは当然表面準位 (Surface-state) を形成する、そして、この表面準位が PN 接合の特性に悪影響を及ぼす事は明らかである。だから、電気的に安定な PN 接合を得るには、良い表面安定化即ち完全なシリコン酸化膜を作る必要がある。しかしながら、完全なシリコン酸化膜を作る事は、かなり困難なものである。一般にはシリコン酸化膜の上に更にガラスをコートしてガラスパンベーションを行ったり、 Si_3N_4 をスパッタリング又は熱生成法で薄膜状にコートし、これにより、PN 接合はより安定な特性を有する事ができる。

2-4 新しい不純物拡散法

I.C では個別部合に比し結晶の完全性という事が一層重要な問題となる。高温での拡散処理により結晶には諸種の格子不整が生じ易く又選択拡散のためのマスクが必要である。この為不純物添加の方法として、イオンインプランテーション (Ion Implantation) と呼ばれる全く新しい技術が検討されつつある。これは不純物として作用するインジウム、アンチモンなどの原子をイオン状として、比較的低速で半導体表面に照射し不純物をドープするものである。拡散の場合のような高温処理を要せず、マスクも必要としない為今後の技術の進展が期待される。

3. アイソレーション (Isolation)

半導体集積回路は、前述した拡散により、一つのシリコンウェハー中に多くの素子が作られている。各素子はお互いに電気的に分離 (Isolation) されていなければならぬ。そこで半導体集積回路に於ては、主に 3 種類のアイソレーションが行われている。

3-1 PN アイソレーション

このアイソレーションは、現在最も一般的に使われている方法で、その製造工程を図 II-12 に示す。この方法は他のアイソレーション法と比較して、生産的に容易であるがその欠点として、PN 接合の逆バイアスによるかなり大きい寄生容量が存在するので、高周波特性はあまり良くない。そこで次に述べる他の二種類のアイソレーション法が開発されている。

3-2 絶縁物アイソレーション

このアイソレーションの製造工程を図 II-13 に示す。絶縁物としては、一般にガラス、セラミックス等を用いる。

この方法の特徴は、PN アイソレーションに比して完全で安定したアイソレーションが得られる事である。ここで要求されるガラス、又はセラミックスは、シリコンとの接着がよく緻密な絶縁層を作る必要があり、その為にそれぞれの膨脹係数は、シリコンのそれと近似したものでなければならない。又ガラス、セラミックスのそれ

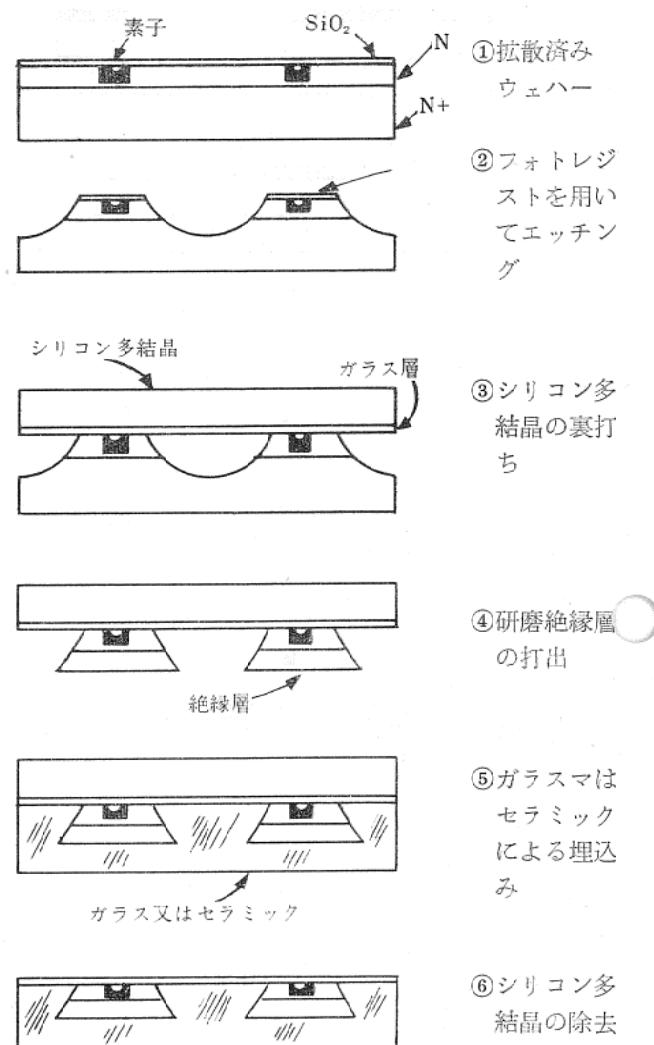


図 II-13 絶縁物アイソレーション

ぞれの組成焼結条件なども十分検討しなければならない。

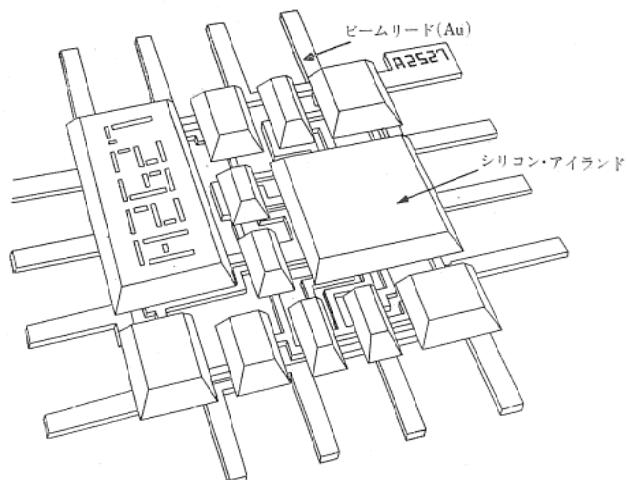
3-3 ビームリード型アイソレーション

このアイソレーション法は空間的に完全に分離するもので、その構造を図 II-14 に示す。この方法に於ても、完全で安定したアイソレーションと、良い高周波特性を持った集積回路を製造する事ができる。

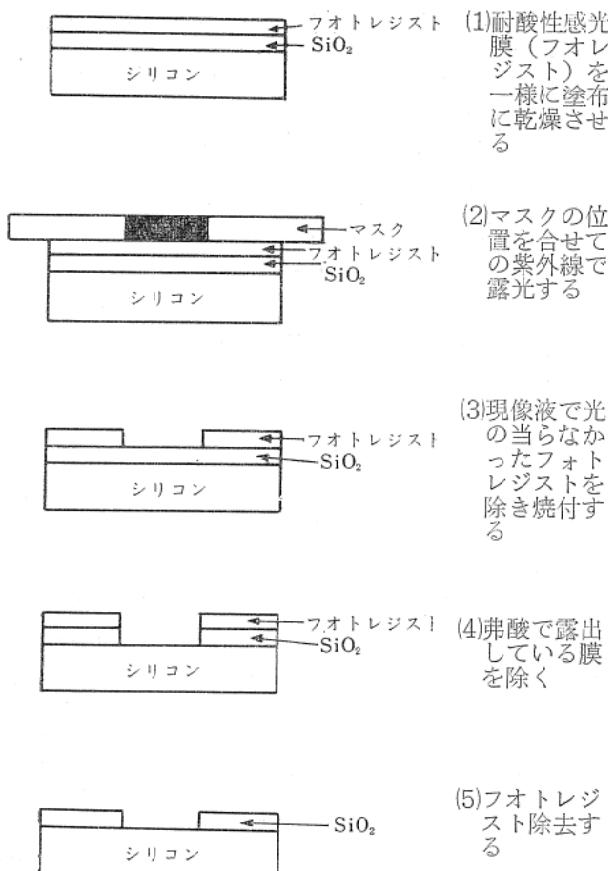
4. フォトエッチング

4-1 フォトエッチングの原理

選択拡散を行わせる為に、酸化シリコン膜に部分的に孔を開けなければならない。この操作を行うのがフォトエッチングである。フォトエッチングについての原理を図 II-15 に示す。フォトレジストは紫外線に感光すると、化学反応を生じ、レジストが重合硬化して、現像液に溶けなくなる。現在フォトエッチングで得られる精度は、実用的には $1\sim 3\mu$ であり、最少線巾は $5\sim 10\mu$ である。フォトエッチング選択拡散を行なう為に、フォトレジストを用いて膜をエッチするのであるが、一般に用いられ



図II-14 ビームリード I.C.



図II-15 フォトエッティング

るエッティング液は、(弗酸)+(緩衝剤)の混合液であって緩衝剤としては、弗化アンモニウムが用いられる。その代表的なエッティング液の組成の一例として弗化アンモニウム34%溶液10容積と弗酸1容積の濃液がある。

このエッティング速度は、9~10Å/sec位とされている。当然の事ながら、エッティング速度は、温度の関数であるので実作業に当っては、温度を一定に保つ必要がある。

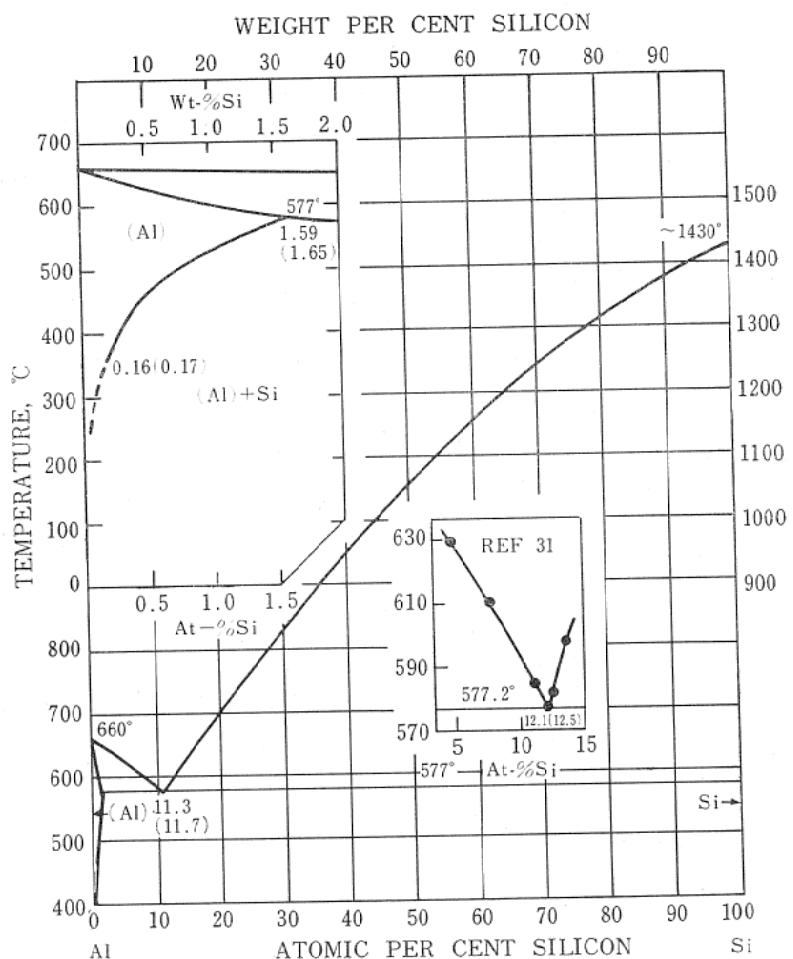
5. 金属薄膜による相互結線 (Interconnection)

以上述べたフォトエッティング、不純物拡散、アイソレーションなどの工程をへて、素子が完成するのであるが、次に要求されるのは完成した各々の素子を相互結線する事である。相互結線に用いられるものは、金属蒸着薄膜で、その必要とされる特性としては、

- 1) 半導体に対してオーミック接触を作る事
 2. 電気的良導体である事
 - 3) シリコン及びシリコン酸化膜に固着する事
 - 4) シリコン酸化膜中に拡散しない事
 - 5) リード線を付着するに適した冶金学的性質を有している事
 - 6) 蒸着しやすく、且つ容易にエッティングされる事
- などがある。以上の条件を満す金属として、アルミニウムが最もよく用いられている。

5-1 アルミニウム蒸着薄膜による相互結線、相互結線で特に注意すべき問題はオーミック接触とシリコン酸化膜との固着性である。アルミニウムの相互結線は、真空蒸着で行なう。その際にオーミック接触も同時に起ると考えられこのオーミック接触については、普通 Al-Si の共晶反応で説明されている。即ちアルミニウムの蒸着中に、Al-Si の共晶組成の液相がシリコンとアルミニウムの界面に発生する。シリコン表面の液相は、当然共晶組成よりシリコンリッチだと考えられ、冷却過程で、わずかなアルミニウムを含んだシリコン(約0.001% Al)が初晶として折出し、続いて Al-Si 共晶組織が折出する。(図II-16) この過程で電気的に問題になるのは、アルミニウムをわずかに含んだ初晶シリコンである。アルミニウムは、+3価であるので、シリコン中でアクセプターとして働く、だから初晶シリコンは、P型になる。従ってPシリコンからアルミニウムで接続をとるときは問題なくオーミック接続になるが、N型シリコンから接続をとる場合接続する部分に含まれているN型不純物の量はシリコン中へのアルミニウムの固溶限より多くなければならない。もしそうでないとアルミニウムによる接続は、整流性接続となってしまう。その為にN型シリコンからオーミック接続をとる場合、その前に拡散を行なうのが普通である。

以上アルミニウムの場合のオーミック接続について述べたが、この考え方は現在一般的に考えられているものであってまだ確かな所は不明であり、今後冶金学的な立場からの検討が必要である。オーミック接続にはアルミニウムの他に金なども用いられる。次に相互接続場合もう一つの課題即ちシリコン酸化膜と、金属蒸着薄膜との固着性に関するものがある。半導体集積回路の各素子間の相互接続は、シリコン酸化膜又は、ガラス膜



図II-16 Al-Si 状態図 (HANSEN による)

上に形成されるがオーミック接続で用いたアルミニウムは、シリコン酸化膜又はガラス膜とも良い固着性を示す。これは、アルミニウム自体、非常に活性な金属である為でシリコン酸化膜又はガラス膜に含まれる酸素を媒介にしてアルミニウムがそれらに固着するものと考えられる。アルミニウム以外に用いられるものとして、モリブデン—金の二層、クロム—銅の二層、チタン—白金—金の三層などがありこれらレフラクトリメタルの利用も面白い。

5-2 相互結線としてのアルミニウム蒸着薄膜の問題
現在最も一般的に用いられている相互結線の材料はアルミニウムであるが、最近非常に大きな二つの問題点が報告された。

(1) アルミニウム蒸着薄膜の金属組織を観察するところによると、結晶粒は非常に微細なものである。又アルミニウム自体の再結晶温度はかなり低い事から Al 蒸着膜に於ける再結晶はかなり容易に起ると考えられる。相互結線に用いられるアルミニウム蒸着膜の厚さは、 $0.1\sim1\mu$ という非常に薄いものでありその巾も $5\sim10\mu$

であるのでこの薄いアルミニウム蒸着膜が再結晶を起すと当然断線という問題発生が考えられる。この再結晶はアルミニウム薄膜に通電され、温度上昇を伴なうと、より一層加速されて起る事になる。

(2) 第二の問題として アルミニウム蒸着薄膜に通電(直流)を行なったときのアルミニウム原子の移動である。アルミニウム蒸着薄膜に温度勾配が存在している場合、アルミニウム原子の移動が起る。即ち温度増加の方向に電子の流れがあるとき、アルミニウム原子の欠損を生じその部分に空孔(Void)が生成される、逆に温度減少の方向に電子の流れがあるとき、アルミニウムの盛り上り(Hillock)が生成される。

この空孔は当然断線原因となり得る。この現象に対する理論的解析は二、三の報告がある¹⁶⁾¹⁷⁾。局部的に熱発生の原因是アルミニウム薄膜中のごく微量な不純物であると理解できる。

シリコン或いは絶縁膜上のアルミニウム薄膜を冶金技術的に利御することが、集積回路の信頼性や製造歩留り、ひいてはコストに大いに関連があり、アルミニウム膜

中に存在し勝ちな微量な不純物である酸素を如何にして除去するか、或いは蒸発のためのルツボからのコンタシネーションをどう防ぐかも大きなテーマになっている。これらの不純物はアルミニウムの局部的な結晶成長を引起すばかりでなく下地である酸化膜などに作用して電気的特性を悪くすることも考えられる。その他絶縁膜自身とアルミニウムとの冶金的反応も充分に考慮に入れて考えておくべき問題であろう。

III 混成集積回路

混成集積回路には、薄膜を中心とするものと、厚膜を中心とするものとがあるが、ここでは厚膜集積回路を中心に話を進める。

○ 近年 IBM 360 シリーズで、S.L.T., などに、厚膜集積回路が使われ、現在多くの分野でこれが利用されつつある。この厚膜集積回路は、スクリーン印刷技術を利用するもので、その長所を半導体集積回路と比較して考えてみると

- ①コストが安い。（歩留が高い。）
 - ②設備投資が少なくてすむ。（半導体集積回路の場合の約1/10）
 - ③高信頼性である。
 - ④回路に融通性がある。
 - ⑤大出力がとれる。
 - ⑥高い周波数回路にも適す。
 - ⑦効率が高い。
- などが挙げられる。

1. 設備

一般に用いられる設備としては、次のようなものが考えられる。

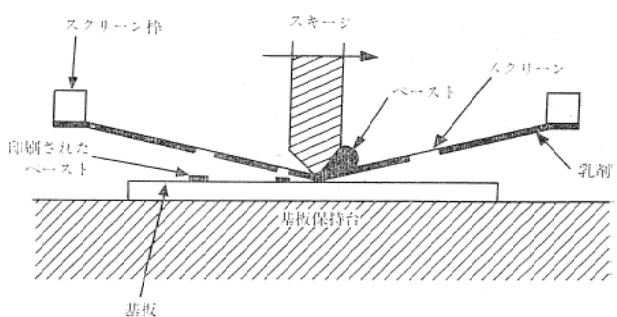
- ①印刷機
- ②連続加熱炉
- ③半田浸漬槽
- ④抵抗調整機
- ⑤半田付炉

その他、素子自動組込装置（オートマウンター）なども最近は計画されているようである。

1-1 印刷機

印刷機は、印刷機本体、スクリーン、スキージとから成る。（図III-1）

スクリーンは印刷機本体に取付けるようになっており、印刷すべきアルミナ基板上に接触させる。スキージは、印刷時に往復運動し、スキージの材料としては、ペーストに対する耐溶剤性、耐摩耗性、多少の基板の凹凸に対しても殆んど影響されずに印刷可能な柔軟性を有するも



図III-1 スクリーン印刷

のが要求される。

一般に使用されるスクリーンは、200～300メッシュのもので、材質は、ステンレススチール、シリク、ナイロン、ポリエステルなどである。

印刷は、再現性ある厚膜を作るのに最も重要な要素となる。いいかえれば、厚膜の特性のバラツキは、殆んど印刷に起因すると考えてもほぼ間違いない位である。

ここで印刷の再現性に影響する要因を、印刷機本体、スクリーン、スキージ、それぞれについて考えてみると、基板とスクリーンとの間隔、基板とスキージとの間隔、スクリーンの固定状態、スクリーンの張力・メッシュ・乳剤の厚さ、スクリーン材の種類、ワイヤーの太さ、スクリーンとスキージとの接触角、スキージの圧力・移動速度・印刷方向、などがあり、その他に使用するペーストの特性的バラツキも再現性に影響し、非常に複雑な問題となる。従って完全な再現性を有する印刷を行なう事は、かなりの難問で、特にこの困難さは抵抗印刷に於いて、著しい影響を及ぼし、より精度の高い抵抗値が必要な場合には抵抗調整なる工程を必要とすることがある。

1-2 連続加熱炉

この装置は、ペーストを焼成する為のもので、一般に空気雰囲気である。要求される温度コントロールの精度は、最高温度に於いて、±1～2°C以内とされている。

炉内の雰囲気に対して、強制的に空気を送り込む様な事はしないが、ペーストから発せられるガスなどの影響を少なくする為に、炉心管を数度傾斜させ、入口側を高くしている。

厚膜の特性に影響を及ぼす要因は、温度コントロールの精度、温度分布、炉心管の清浄度、雰囲気ガスの流れ及びその清浄度、ベルトスピード（加熱速度と冷却速度）などであり、厚膜の生産にあたっては、これらを厳しく押える事が必要である。

1-3 抵抗調整機

抵抗調整には、アブレージョン法、グラインド法、超音波法、高周波法、レーザー法、などがあるが、一般には、アブレージョン法（サンドブラスト）が、使用しや

生産と技術

すさ、自動化などの観点から最も良く使われている。しかし、この方法も、抵抗パターンの巾を狭くするという物理的、機械的調整法なので、ノイズ特性が厳しく要求される回路では、不利になる事がある。

グラインド法、超音波法に於いても、同様である。これらは、低抵抗のものの値を高める事はできるが、逆に抵抗値を下げる事はできない。これに対して高周波法、レーザー法は、機械的な調整でないので、ノイズ発生も少ないし、又抵抗値を下げる事もできる。今後これらの新方法による抵抗値制御の機構も解明されてくるとともに生産にも導入されるようになって来るであろう。まずは抵抗の印刷精度の向上をはかり、できるだけ抵抗調整をなくするよう努めなければならない。現状の印刷・焼成後の抵抗値のバラツキは、 $\pm 10\%$ で、抵抗調整でそのバラツキを、 $\pm 1\%$ 位にする事ができる。

2. 製造工程

厚膜集積回路製造の代表的な工程を図 III-2 に示す。

一般に用いられる基板は、高純度アルミナ質のもので、その大きさは、最近大きくなる傾向にあり、一枚のアルミナ基板から多数の回路をとる事ができる。しかしながら、基板が大きくなればなる程、基板のソリも大きくなり、印刷抵抗のバラツキを起す大きな原因ともなってくる。大きい基板の採用に伴ない、切断の容易なチョコレートブレーク型のセラミックも最近開発されて来た。

このチョコレートブレークなる基板は、印刷回路に必要な所定の大きさの小基板に容易に切断できるよう、大きな基板に溝を前もってつけてあるものである。基板の材料としては、アルミナの他にベリリア、マグネシアなどが考えられている。

基板として要求される主な特性には誘電率、線膨張係数、熱伝導率、表面あらさなどがある。

3. 回路構成の材料

回路構成に用いられる電極、抵抗、クロスオーバー、容量などは、スクリーン印刷ができるように、ペースト状で市販されている。メーカーとしては、アメリカのデュポン社、ESL 社の他国内にも数社がある。

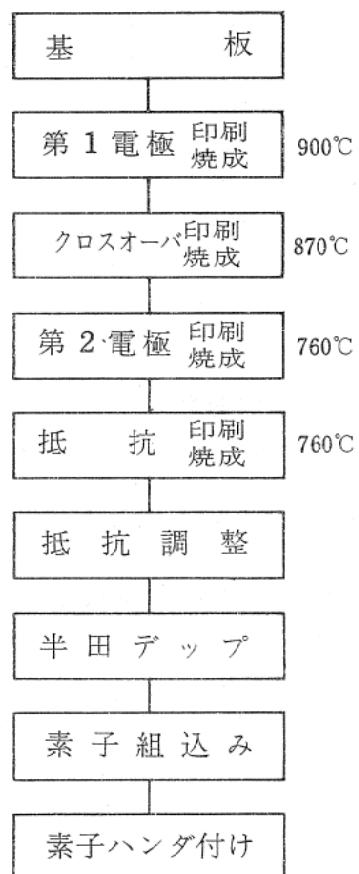
次に各電極ペースト、抵抗ペースト、クロスオーバーペースト、容量ペーストについて述べる。

3-1 電極ペースト

電極として要求される特性には、半田のり、面抵抗率 (Sheet resistivity)、細線に対する印刷性、接着強度などがある。

目的に応じて、Pd-Ag, Pt-Au, Pd-Au, Pt-Pd-Au, Mo-Mn, などがあり、ペーストの組成は、普通溶剤+有機粘結剤+ガラス+金属である。

種々の電極ペーストの特性を図III-3 に示す。



図III-2 厚膜集積回路製造工程

アルミナ基板へのメタライズの機構について、Mo-Mn は他の電極材料とかなり異なるので後述するとし、まず一般の電極材料の場合のメタライズ機構について述べる。

電極ペーストの焼成過程は

- ①溶剤の乾燥
- ②有機粘結剤の燃焼 (300~400°C)
- ③金属元素の反応
- ④ガラスの焼結——金属膜の固定
- ⑤冷却

以上の様な過程で焼成 (メタライズ) が行なわれていると考えられる。

ここでペースト含まれる各成分の働きを考えると、まず溶剤は、ペーストにスクリーン印刷に適した粘性を与える役割を果し、有機粘結剤は、スクリーン印刷された回路パターンを焼成過程中に形状変化を起さないために用いられる。ガラスは焼結された金属膜をアルミナ基板に固着させる為のものである。これらの成分や働きは、次に述べる抵抗ペーストに於いてもほぼ同じである。

次に Mo-Mn のメタライズ機構について述べよう。その雰囲気としては、wet H₂ を用い、加熱温度は1300~1500°Cである。一般に用いられている高純度アルミナ

Type	Number	面抵抗率 mΩ/□/mil (焼成後)	Adhesion (pounds- 90° Peel)	Firing Temp.	Bonding 方 法	使 用 法
Pt-Au	7553	80-100	1-2	760°-1000°C	Solder, T.C.B.	Standard high reliability Pt-Au
Pt-Au	8208	80-100	1-2	760°-1000°C	Solder, T.C.B.	Fine line printing Pt-Au
Au	448-6812R	80-100	1-2	760°-1000°C	Solder, T.C.B.	Dense, fine line Pt-Au
Pt-Au	8036	80-100	1-2	760°-1000°C	Solder, T.C.B.	Acid plating Pt-Au
Pt-Pd-Au	448-7799R	80-100	4-6	760°-1000°C	Solder, T.C.B.	High adhesion Pt-Pd-Au
Pd-Au	8206	80-100	2-3	760°-1000°C	Solder, T.C.B.	Standard Pd-Au
Pd-Au	448-7708	80-100	4-6	760°-1000°C	Solder, T.C.B.	High adhesion Pd-Au
Pd-Au	448-7589R	25	2-3	760°-1000°C	Solder, T.C.B.	Fine line Pd-Au non-solder, More difficult to solder than 448-7781R
Pd-Au	448-7781R	120	2-3	760°-1000°C	Solder, T.C.B.	High R fine line Pd-Au for soldering
Au	8115	10	-	760°- 850°C	Eutectic die Bonding	Low resistivity die bonding
Au	448-7674	10	-	760°- 850°C	Eutectic die Bonding	Low resistivity Die bonding
Pd-Ag	8151	40	3-5	690°- 760°C	Solder, T.C.B.	Standard screening Pd-Ag conductor
Pd-Ag	8183	40	3-5	690°- 760°C	Solder, T.C.B.	Dip version 8151
Pd-Ag	8198	40	3-5	690°- 760°C	Solder, T.C.B.	Brush version 8151

図III-3 電極ペースト

質(96%以上アルミナ)の基板に印刷、焼成したものよりも若干純度の低いアルミナ($94\% \text{Al}_2\text{O}_3 - \text{SiO}_2$)で行ったものの方が固着力は大きくなる。そこでMo-Mnのメタライズ機構を考えてみると、

① MnOと霧露気中の水分との反応→MnOの生成(図III-4-b)

② MnOと $\text{Al}_2\text{O}_3 - \text{SiO}_2$ (基板)との反応→MnO- $\text{Al}_2\text{O}_3 - \text{SiO}_2$ 系フラックス(m.p.約1100°C)の生成(図III-4-c)

③ Moの焼結(図III-4-d)

④ 冷却過程でのフラックスによる焼結されたMoとセラミック基板との接着。(図III-4-e)

以上の様な過程でMo-Mnメタライズが行なわれ、高い固着強度が得られる。

3-2 抵抗ペースト

抵抗は、厚膜技術で再現性が特に要求されるものの一つであり、現在なお種々の検討がなされているが、印刷条件、ペーストのバラツキ、焼成条件、電極との反応、など非常に多くの要因がある為に、完全な再現性を得るには高度の生産技術を必要とする。

抵抗として必要な特性には、面抗抵率(Sheet resistance)、抵抗温度係数(T.C.R. Thermal Coefficiency

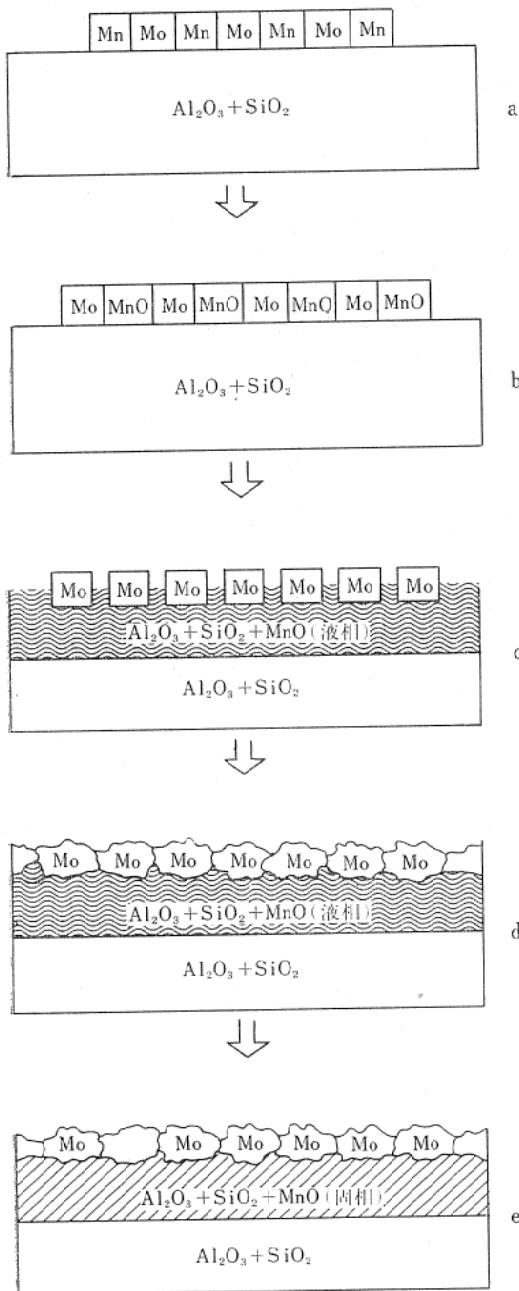
of Resistance)、ドリフト(Drift)、ノイズ(Noise)などがある。

現在市販されている抵抗ペーストは、主として二系統のものである。一つは焼成条件に依存しない特性をもつものでもう一つは焼成条件に依存し易いものでデュポン社の抵抗ペーストを例にとると、前者に属するものが#7800シリーズで、後者に属するものが#8000シリーズである。#7800シリーズと#8000シリーズの各ペーストの面抵抗率と温度係数を図III-5に示す。これらのペーストを用いて抗抵印刷する場合、回路デザインの都合から、これらのペーストの面抗抵率とは異なった面抗抵率のペーストが必要になることがある。その場合には、所望の値に近接した2種の抵抗ペーストを混合(Blend)する。

各ペーストのブレンドの割合と面抵抗率の関係は、ブレンド曲線(図III-6)として表わされているが、その関係は普通、実験条件により著しく変化するので、各装置について、そのブレンド曲線を求めておくとよい。

抵抗ペーストの焼成温度は、#7800シリーズで760°C、#8000シリーズで690°Cである。次に抵抗ペーストの焼成条件に影響されず#8000シリーズが影響される理由を述べよう。

① 7800シリーズ



図III-4 Mo-Mnペーストによるメタライズ機構

この抵抗ペーストには、溶剤、有機粘結剤やガラスとともに、PdO、Pd、Ag、が含まれている。

この焼成反応は、次のように考えられている。



この反応は、殆んど完全に起ると考えてよく、従ってAgとPdとは合金化し、残ったPdは、完全に酸化する。

それ故に#7800シリーズの抵抗温度係数などの特性は本質的には、焼成条件に依存しないものとなるのである。各ペーストの抵抗値は、金属とガラスの組成比により決

N	面抵抗率(Ω/u)	TCR(ppm/°C)
7800	0.11	+400
7826	160	+725
7827	1.15 K	+500
7828	2.8 K	+260
7832	6.3 K	+280
7860	12.4 K	+400

① #7800シリーズ

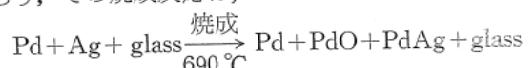
N	面抵抗率(Ω/u)
8020	面抵抗率減少用
8021	350
8022	1.1 K
8023	4.0 K
8024	8.0 K
8025	15.0 K
8088	面抵抗率増加用

② #8000シリーズ
図III-5⁽⁷⁾ ペーストの特性

定され、高抵抗のもの程ガラス含有量は、多くなっている。

② #8000シリーズ

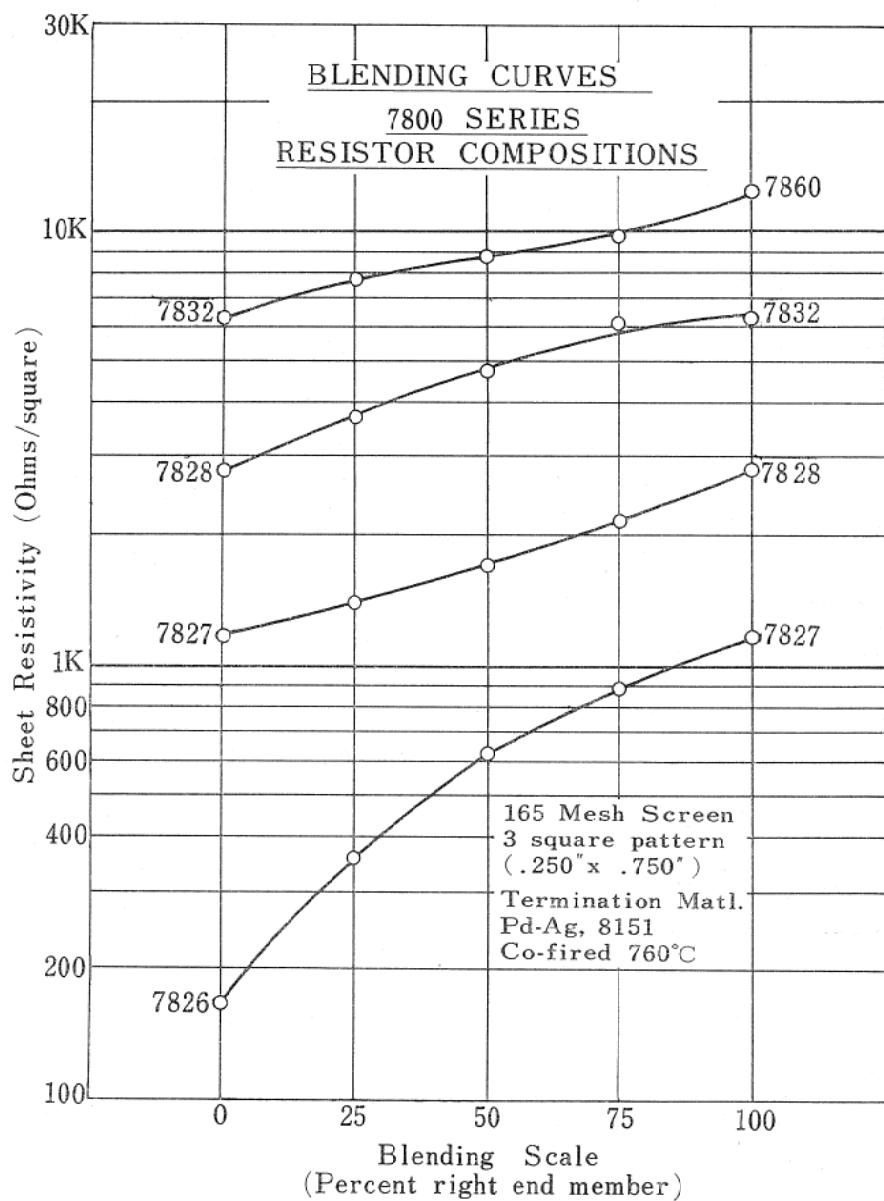
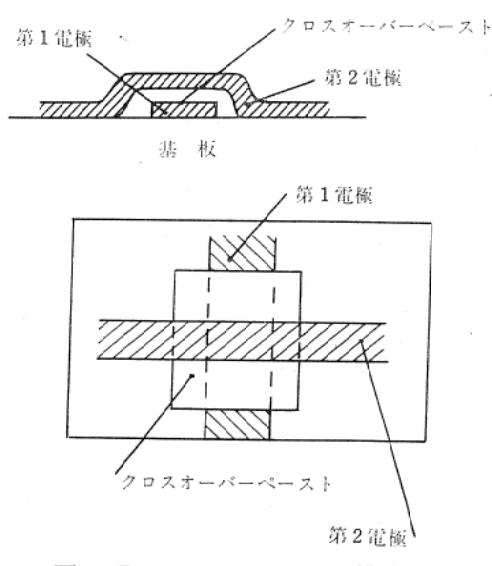
この抵抗ペーストに含まれる金属としては、PdとAgであり、その焼成反応は、



と考えられている。

この反応式からも判るように、Pdは一部酸化され、一部Agと合金化し、一部は元の状態の金属Pdとして残留する。従って焼成時間により、残留PdとPdOとの割合が酸化の程度に従って変化し、それに応じて抵抗値の変化が起る。このごとから#8000シリーズの抵抗値は焼成条件に依存し易いといえる。例えば焼成時間が短い場合、金属Pdが多く残留し、それに応じて低い面抵抗率と正の温度係数を示し、もし焼成時間が長くなれば、高い面抵抗率と負の温度係数を示す結果となる。

以上デュポン社の抵抗ペーストを例にして、具体的な説明を行なったが、同様の抵抗ペーストはESL社からも市販されている。国内に於いても、数社から抵抗ペーストが市販されている。

図III-6⁽⁷⁾ ペースト混合による抵抗値変化

図III-7 クロスオーバーの構造

3-3 クロスオーバーペースト

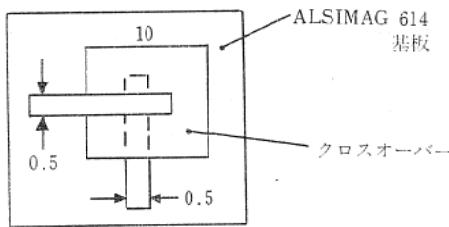
クロスオーバーペーストは、二つの電極を交叉させる為に用いる絶縁体で、クロスオーバーの構造を図 III-7 に示す。クロスオーバーペーストの材料は主として、低融点ガラスであり、ピンホール等のない絶縁度の良いものが要求される。焼成温度は800~900°Cで、焼成時間は約6分であるが、損失率(Dissipation Factor)を最小にするには、870°Cの焼成が最も良いとされている。

クロスオーバーの特性のうちで重要なものは絶縁抵抗、絶縁破壊電圧、損失率、線間容量などである。

これらに関して、デュポン社の #8190クロスオーバーのデータでは誘電率(Dielectric Constant) Kは6~9、損失率は室温、相対温度60%、10 KC で0.6%となっている。相対温度一絶縁抵抗、電圧一絶縁抵抗の関係を図III-8に示す。使用したテストパターンは、図III-9に示す。

相対湿度(%)	50	60	70
絶縁抵抗(Ω)	10×10^{10}	6×10^{10}	1.5×10^{10}
電圧	200	250	300
絶縁抵抗($\times 10^{10} \Omega$)	3.0	3.5	3.9

(相対湿度 50% 室温)

図III-8 クロスオーバーベースト特性⁽⁷⁾図III-9 クロスオーバーのテストパターン⁽⁷⁾

3-4 キャパシター (Capacitor) ベースト

このベーストは最近市販され始めたもので、まだ試作品的傾向が強い。その為まだ多くの問題を含んでいる。例えばトリミングが難しいという事、(容量値の許容範囲の狭いキャパシタンスを必要とする回路では不利) 大容量キャパシターも、信頼性、サイズの点で不利であるという事、コストに関してはまだ高価である、などが挙られる。

以上現在実用化されている主なものについて述べた。これら受動素子の他に、厚膜の電界効果型トランジスター (FFT) のような能動素子の研究も現在行なわれている。この厚膜技術は、今後その長所を生かし、ますます発展し、同時に半導体 IC との結合も行なわれ、よりその用途を広げてゆくものと思われる。

4. 基板回路への素子の組込み

混成集積回路の大きな問題の一つとして、能動素子 (Active elements) 及び受動素子 (Passive elements) の基板回路への組込みがある。その方法には、半田付、熱圧着法、超音波ボンディング、ウェハーボンディングなどがある。

4-1 半田付 (Soldering)

半田付は、混成集積回路で非常に大きな役割を演ずると同時に、その信頼性に大きく影響するものであり、その複雑さは予想以上である。半田付に影響を及ぼす要因としては被半田付材の種類と表面状態、フラックスの種類と量、半田付条件 (温度、雰囲気、加熱方法、加熱時間、加熱速度) などがあり、併せて考えなければならない事として、フラックスの残滓に関する問題、半田と被半田付材との金属反応などがある。特に後者は製品の信

頼性に関する重要な問題である。

高い信頼性を有する厚膜回路を作る為には、完全な半田付を行なわなければならない。半田付を評価する為に、半田の濡れ性及び接着強度の測定が用いられる。

濡れ性に関する理論には、古典的な Young の式がある。

$$r_s = r_{SL} + r_L \cos \theta$$

$$W = r_L (1 + \cos \theta)$$

r_s : 固体の表面張力

r_L : 液体の表面張力

r_{SL} : 固体、液体間の界面張力

W : 表面自由エネルギーの減少。(固体から液体を引離すのに要する単位面積当たりの仕事。)

θ : 接触角

又熱力学的な立場から次式が提唱された。

$$F_s = F_{SL} + F_L \cos \theta$$

F_s : 固体の表面自由エネルギー

F_L : 液体の表面自由エネルギー

F_{SL} : 固体・液体間の界面自由エネルギー

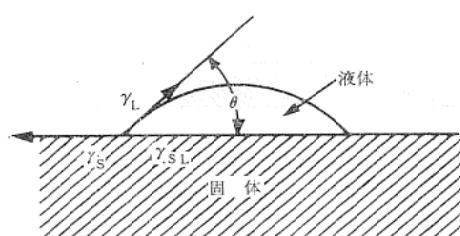
しかしこのような濡れに関する問題は、簡単なものではなく、単なる表面自由エネルギーだけの関数ではないと考えられる。

接触角の測定には、種々の方法があるが、普通、ゴニオメーターが用いられる。

この接触角の測定により濡れを測定する。即ち良い濡れ性を有している場合、一般に良い接着力を持つと考えてよさそうである。

接着強度の測定は、引張り又は剪断で行なう。

以上の方法を用いて半田付の最適条件 (半田組成、温度・雰囲気等の作業条件、フラックスの適否、金属表面の清浄度) を決めることができる。



図III-10 濡れのモデル図

4-2 热圧着法 (T.C.B.-Thermal Compression Bonding)

トランジスター、I.C. ベレットの電極と外部電極とを連結する一方法として、熱圧着法がある。熱圧着するトランジスターの電極は一般にアルミニウム蒸着膜で形成され、ボンド材料としては、25~100 μ の金線又はア

ルミニウム線が用いられる。

熱圧着法は、金線又はアルミニウム線を加熱、塑性変形の容易な状態になったところで電極に圧着し、その際に起る原子間引力により接合するものである。

この熱圧着法には、作業方法の違いから、ウェッジボンド (Wedge Bonding) ネイルヘッドボンド (Nail Head Bonding) シザースボンド (Scissors Bonding) バードビークボンド (Bird Beak Bonding) などがある。(図III-11)

熱圧着法で金線を用いる場合、パープルプレーグ (Purple Plague) という問題がある。パープルプレーグとは、アルミニウム蒸着膜電極に金線を熱圧着し、それを約300°Cの温度で長時間すると、接合部が紫色になる。これをパープルプレーグといい、Au-Al系金属間化合物であると考えられている。(図III-12)

このパープルプレーグは、シリコンの存在のもとでより加速的に発生し、接続部を脆化させ、電気抵抗の増加や断線を引起す。

このボンド強度の劣化の原因については、まだ確かなものはなく、一説に $AuAl_2$ そのものが劣化原因であるといい、又他に、Au, Al の拡散による Kirkendall 効果による空孔 (Pore) の発生が原因であるという説もある。

る。

そこで最近では、金線のかわりにアルミニウム線を用いる傾向にある。

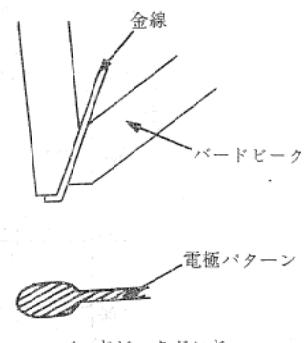
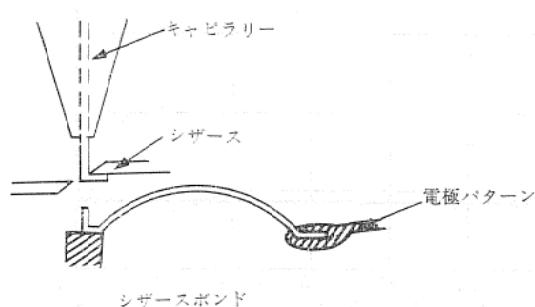
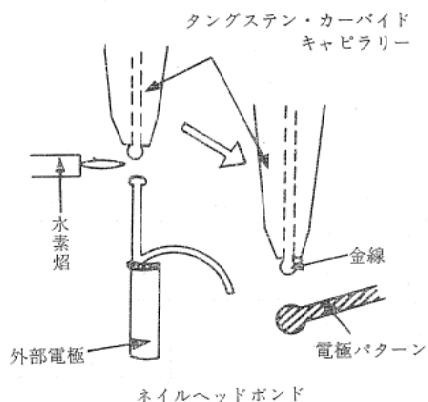
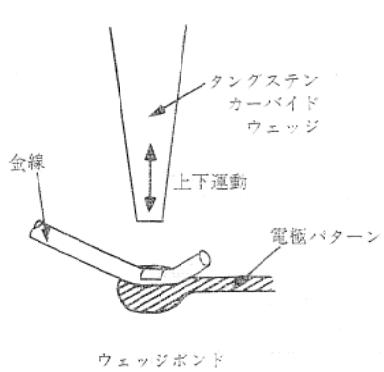
4-3 超音波ボンディング (U.S.B—Ultra-Sonic Bonding)

前述したように、熱圧着法で金線のかわりアルミニウム線が用いられる傾向にあるが、熱圧着法では、アルミニウム表面にある酸化被膜を除去く事はむつかしく、従って接続はかなり困難となる。そこでここで述べる超音波ボンディングが開発された。

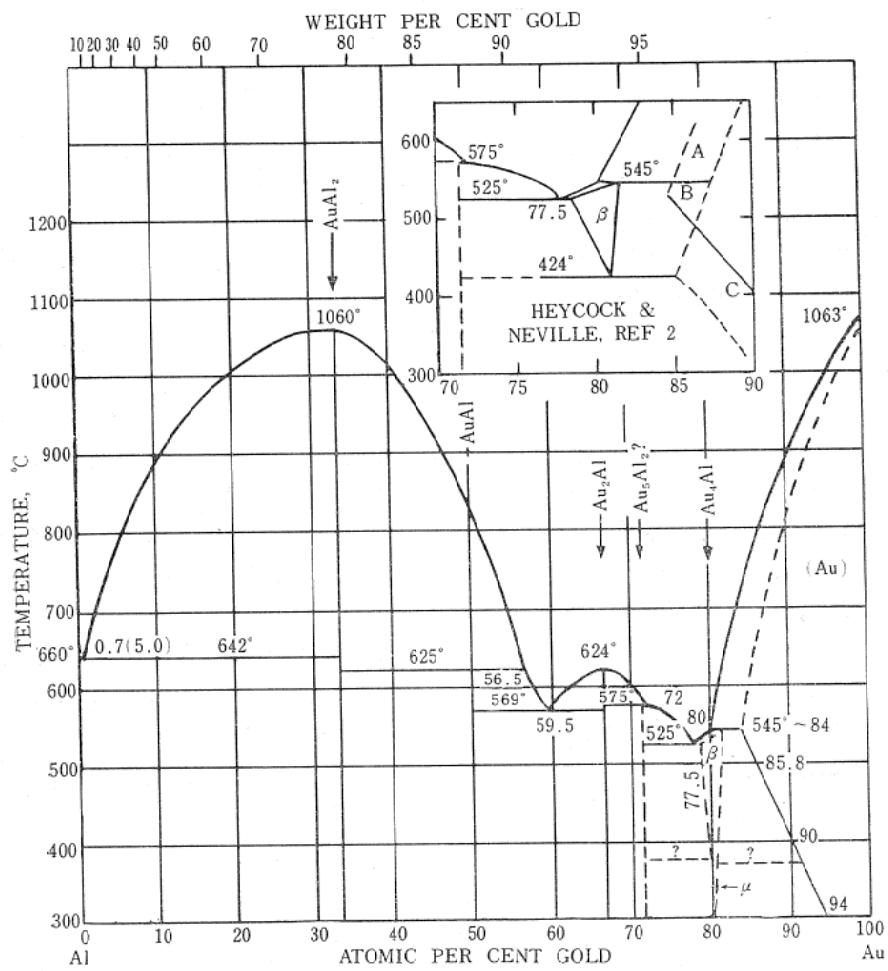
この超音波ボンディングのメカニズムについては、まだ十分解明されていないが、およそ次の様に推測される。

まず二つの金属（ここでは、アルミニウム蒸着膜とアルミニウム線）が互いに接触して置かれる。そこに超音波エネルギーが加えられ、表面の酸化被膜が除去され、金属一金属の接触が起る。それと同時に加圧されているので、塑性流動が起り、二つの金属は、原子間引力の働く距離にまで接近し、接合される。

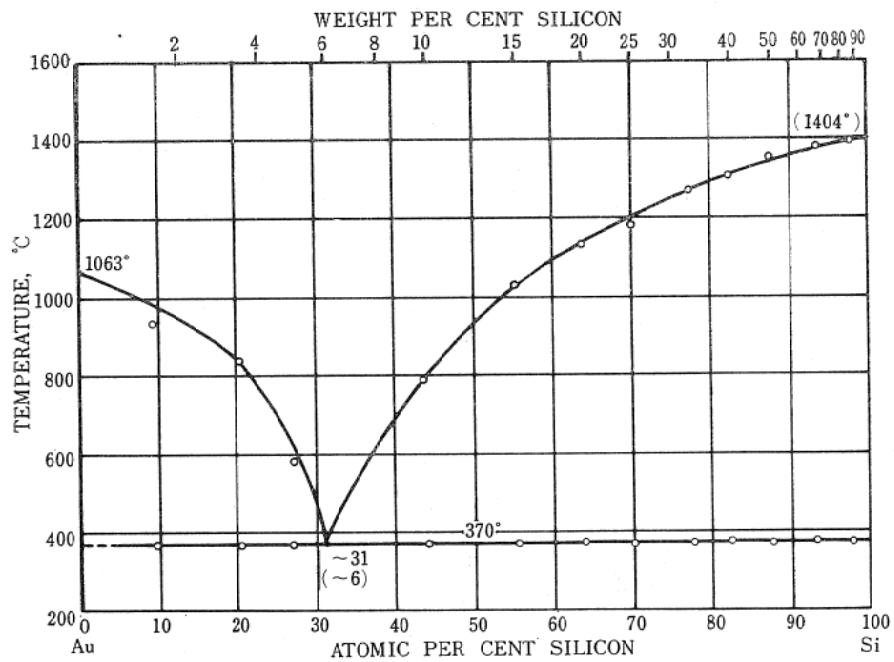
この方法は、低温作業であるので素子の熱による劣化は、比較的少ないほか、多くの利点を有しているので、今後多用されるだろう。



図III-11 種々の熱圧着法



図III-12 Al-Au (Hansenによる) 状態図



図III-13 An-Si 状態図

4-4 ウェハーボンド (Wafer Bonding)

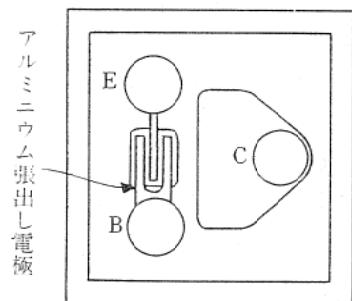
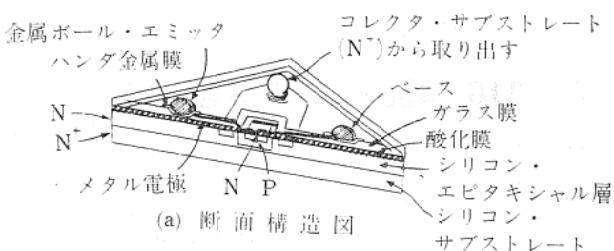
この方法はシリコンと金の共晶反応を利用するもので、(図III-13) シリコンとヘッダーの間に金を介在させ、全體を共晶温度より若干高い温度に加熱する。そしてそれにわずかな振動を加え、表面の酸化膜、汚れを除くと、共晶反応が起り、オーミックコンタクトがとれる。ここで用いる振動は、手動又は、超音波などで行なう。

最近では、その作業性向上のために半自動、自動の装置が市販されている。

4-5 フェイスボンド法 (Face Bonding)

半導体素子から電極を取出すには、普通前述した圧着、その他の手段で行なわれる事が多いが、より作業性を向上させ、信頼性を上げるには、ワイヤーボンドをなくす事が望まれる。そこで考えられたのが、このフェイスボンドである。その構造の概略を図 III-14に示す。

○ この図からわかるように、電極はすべて一面から取出



○ 図III-14 トランジスタのフェイスボンド電極取出し

されており、このトランジスター素子は、直接基板に組込まれて、金属ボールで電極の接続が行なわれる。このようにワイヤーによる接続ではないので、断線、接続不良などがなくなり信頼性ある接続ができる。

ボールの材料として銅ボールが良く用いられている。その他蒸着によりボールに対応した突起を作る方法もある。

このボンド法では、半田付が重要な工程となり信頼性に大いに影響する。

特に混成集積回路でその長所を發揮するので、今後の発展が期待される。そのほか前記したビームリード型 I.C. の場合は素子と素子を連続しつつ強固に支持する機能をもつ金のビームリードを、そのまま対応する混成回路基板の接続金属電極部に、超音波圧着、熱圧着或いは瞬間的電流による溶接などでフェースボンド出来るので信頼性、生産性の面からも利点があるとされている。

参考文献

- 1) Raymond M. Warner, Integrated Circuits. Motorola INC
- 2) Trumobore, F.A. Bell System Tech. J., 39 (60) 205
- 3) Fuller, C.S., and J.A. Ditzengerger, J. Appl. Phys. 27 (56) 544
- 4) 依田精一, 集積回路技術
- 5) Edward Keonjian, Microelectronics 1963
- 6) C.T. Sah, H. Sello, and D.A. Tremare, J. Phys. Chem. Soc. 11 (59) 288
- 7) Du Pont Bulletin "The Thick Film Microcircuitry Handbook"
- 8) E.H. Melan, Solid State Technology June (67) 23
- 9) J. Howard Beck, " " June (67) 29
- 10) R.C. Headley, " " June (67) 33
- 11) M. Schneider, D. Auda, " " June (67) 37
- 12) 塚本, 金田 午導体材料朝倉書店 P.253-273
- 13) 鈴木 電子材料 11月号 (65) 32
- 14) 後藤 " 7月号 (66) 30
- 15) " 5月号 (68) 5-54
- 16) I. A. Blech, E. S. Meieran, J. Appl. phys. letter 11 (67) 263
- 17) J. K. Howard, R. F. Ross, " 11 (67) 85