

スクリーン印刷を用いたオンシリコンIV族半導体結晶成長



研究ノート

鈴木 紹太*, ダムリン マルワン**

Screen-Printing and Epitaxial Growth of IV semiconductors on Silicon

Key Words : SiGe, Screen-Printing, On-Silicon

はじめに

シリコンゲルマニウム (SiGe) ベースの半導体デバイスは、その高いキャリア移動度、低消費電力、および優れた性能により、次世代の半導体材料として期待されている¹⁾。しかしながら、シリコン (Si) とゲルマニウム (Ge) は融点が 376°C 離れており、かつ全率固溶体であるため、Ge 含有量が制御された多結晶を含まない良好なバルク品質の SiGe 単結晶を実現することは非常に困難である。

化学気相成長法 (CVD) や分子線エピタキシー法 (MBE) などの SiGe 層の製造方法は、単結晶 SiGe 層を形成するための一般的な手法だが、これらは高真空プロセスであり、大規模な装置と長時間の処理を必要とする。液相エピタキシー (LPE) は、

液相原料とディッピングボートやスライドボートを使用することで、厚さ 20~30 μm の SiGe 層を生成し、制御により欠陥を最小限に抑えることができる製造法である²⁾。しかし、従来の LPE プロセスで SiGe バルク結晶または層を得るには、大型の加熱炉と特別な装置が必要であった。より簡単に迅速な方法として、1000°C 未満の比較的低い温度で Si と Ge を溶融できる Al 誘起再結晶の概念を使用した LPE 成長に焦点を当てた。

我々のグループでは SiGe 単結晶層を形成する新たな手法としてスクリーン印刷と Al-Ge ペーストを用いた Si 基板上への SiGe 液相エピタキシー法を考案した。基本的な成長メカニズムの解明と、Al-Ge ペースト中の Al と Ge の適切な比率により均一な SiGe 層の形成が確認された³⁻⁵⁾。形成される SiGe 層のさらなる制御を目的として、シリコン基板上への均一な Al-Ge ペースト層の印刷、及びアルミニウム (Al) の融点 (660°C) を超える様々な温度でのアニーリングプロファイルで熱処理をし、エピタキシャル成長した SiGe 層の品質を調査した。

東洋アルミニウム (株) はアルミニウム箔製品やアルミニウム粉末製品及び粉末を用いたペースト製品を主として研究開発並びに製造をしており、製品の一つとしてシリコン太陽電池用 Al 電極ペーストがある。その Al ペーストが電極形成の為に熱処理時に裏面電界層 (BSF) と呼ばれる Al ドープされた再結晶化した Si 層が形成されることから発想し、技術応用することにより本手法による SiGe 層の形成手法が開発された。

プロセスコンセプト

この研究の SiGe 層は、図 1 に示すプロセスによって形成される。Al-Ge ペーストはスクリーン印刷用に調合され、その後シリコン基板上へ印刷され、



* Shota SUZUKI

1988年2月生まれ
東京農工大学大学院工学府電気電子システム工学専攻 博士前期課程 (2012年)
現在、国立大学法人大阪大学 大学院工学研究科 東洋アルミニウム半導体共同研究講座 招へい研究員
東洋アルミニウム株式会社 先端技術本部CTCユニット電子機能材ラボチーム研究員 修士 (工学)
専門/太陽電池、結晶成長
TEL : 06-6879-4798
E-mail : shota-suzuki@toyol.co.jp



** Marwan DHAMRIN

1975年2月生まれ
東京農工大学大学院工学研究科電子情報工学専攻 博士課程 (2004年)
現在、国立大学法人大阪大学 大学院工学研究科 東洋アルミニウム半導体共同研究講座 特任教授 工学博士
東洋アルミニウム株式会社 シニアスペシャリスト
専門/太陽電池、結晶成長
TEL : 06-6879-4798
E-mail : dhamrin-marwan@jrl.eng.osaka-u.ac.jp

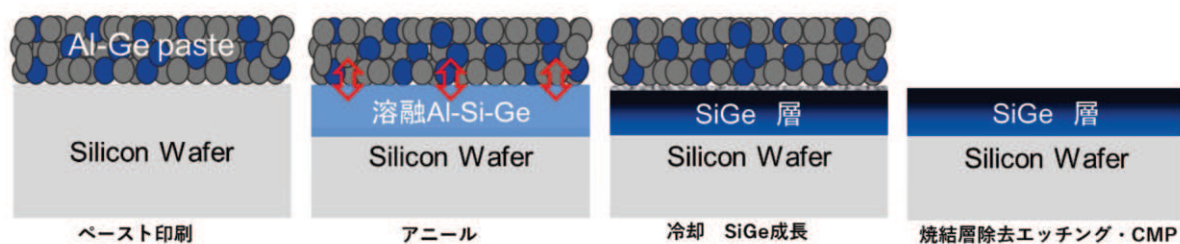


図 1. SiGe 層形成手順の概略図

アニーリングおよび冷却プロセスによって Si 基板上に SiGe 層がエピタキシャル成長する。Al-Ge ペーストは、純アルミニウム (Al) および Ge 粉末を樹脂、溶媒、分散剤と混合し、Al と Ge の原子比が 7:3 になるように調製した。Al-Ge ペーストは、従来のスクリーン印刷によって Si 基板に所定の重量を印刷する。100℃で 10 分間乾燥して、高温アニーリングの前に溶剤を揮発させる。

Al-Ge ペーストが塗布された Si 基板は、IR 急速昇温ランプアニール炉で熱処理された。アニーリング雰囲気中に酸素が存在すると Al 酸化物膜が厚くなり、Si および Ge との反応が弱くなるため、熱処理は Ar 雰囲気で行われた。

図 2 に示すように、アニーリングプロファイルを 5℃/s で上昇させ、500℃で 30 秒間保持してペースト中の有機残留物を蒸発させた後、800℃から 1000℃のピーク温度まで加熱し、その後自然冷却された。サンプルを 2 つのグループに分け、最初のグループはピーク温度に達した直後に冷却し、2 番目のグループのサンプルはピーク温度で 5 分間保持した後、冷却された。Si 表面に印刷された Al-Ge ペーストは、Ge の供給源であるだけでなく、Al により Si の融点である 1420℃よりも低い 1000℃未

満の温度で Si を溶融するための媒体として作用する。その他のエピタキシャル成長プロセスと比較して非常に簡易かつ短時間でのエピタキシャル成長が可能となる。

Al は 660℃で溶融し始め、Si 基板表面とペースト中の Ge を取り込み、Al-Si-Ge 合金液相を形成する。冷却過程で Si 基板側から SiGe がエピタキシャル成長し、Al は Si, Ge 結晶中への固溶度が低いため、SiGe 結晶中から排斥されペースト残渣層へと移動する。作製された SiGe/Si サンプルの断面観察と Al, Ge, Si の元素分布の分析を SEM と EDX により行い、SiGe の結晶構造は XRD-逆格子空間マッピング (RSM) によって調査された。

結果と考察

異なるアニーリングプロファイルで製造された SiGe 層形成サンプルの断面 SEM 画像を図 3 に示す。SiGe 層の厚みは、ピーク温度を上げることによって明らかに増加する。一方、ピーク温度での保持時間による SiGe 層の厚みの差は小さいことが観察された。プロセスの特徴から SiGe 層の厚みは、Si 基板が溶融し Al-Si-Ge 合金液相を形成する深さと同じであると考えられる。Al により誘起される合金

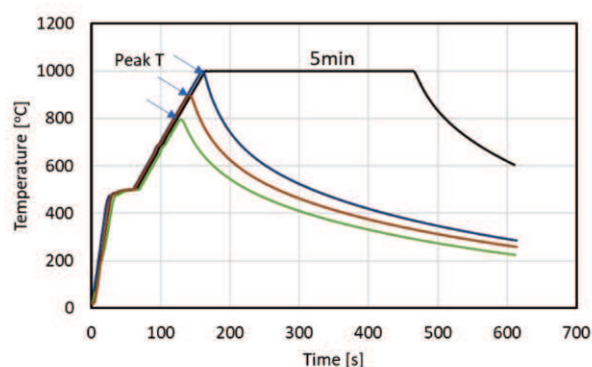


図 2. Al-Ge 印刷後のアニーリングプロファイル

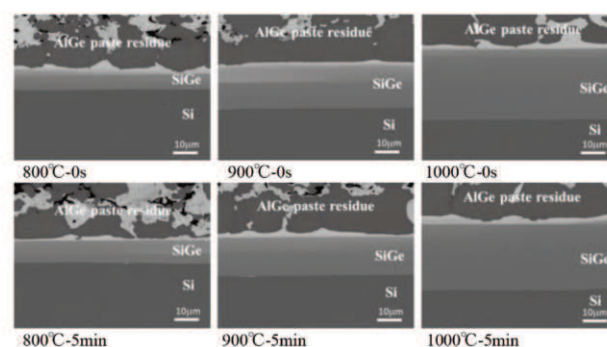


図 3. さまざまなアニーリング条件の断面 SEM 画像

化反応のため、溶融される Si の量は Al と Ge の含有量及び熱処理温度に大きく依存する。溶融する Si と Ge の量は温度の上昇とともに増加するが、温度をピーク温度で保持した場合は、Si 基板から Al-Si-Ge 液相へと溶融する Si の量は増加せず、Al-Si-Ge の三相状態図によって決定される特定の比率に維持される。ただし、サンプルをピーク温度で 5 分間保持すると、溶融および再結晶化プロセスが繰り返され、SiGe/Si 界面に結晶欠陥クラスターが形成されやすいことが確認された。

SiGe 層と Al-Ge ペースト残渣層の元素分析は EDX によって評価された。図 4 は、1000℃-0s の熱処理条件での SiGe 層断面の Si、Ge、および Al 元素マッピングの結果を示している。これらのマッピング画像から、SiGe 層中への Al はほとんど検出されず、ドーパントとしての残留のみで金属または合金として析出していないことがわかる。これは、Al が Si または SiGe への固溶度が低いため、冷却時の SiGe エピタキシャル成長プロセス中に Al-Ge ペースト残渣層に押し出されることを示唆している。熱処理後の SiGe 層 / Si 界面は明確に分離されており、界面は平坦に形成されている。

図 5 は、SEM 画像の赤い線上の EDX 分析によって元素比がプロットされたグラフを示している。この図から、Si 基板側の SiGe / Si 界面で Ge 濃度が急激に上昇し、その後、表面に向かって徐々に Ge 濃度が上昇していることが示されている。SiGe 層は、Al-Si-Ge 液相をソースとして Si 基板側から成長し、表面に向かって成長するにつれて液相の Si 濃度が低下し、Ge 濃度が高くなるため段階的な

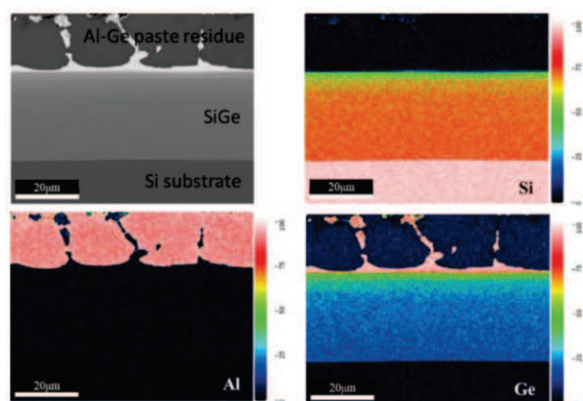


図 4. 1000℃-0s で形成された SiGe 層の断面 SEM/EDX マッピング画像



図 5. 1000℃-0s で形成された SiGe 層の断面 SEM/EDX による Ge、Si、Al 元素プロファイル

SiGe 組成になると考えられ、さらに表面付近では Ge 結晶が SiGe/Al ペースト残留物の界面に形成される。

Al-Ge ペースト残渣層を希塩酸でエッチングした後、XRD-RSM 測定を行い、形成された SiGe 層の結晶化度と歪み状態を測定した結果を図 6 に示す。Si 基板のピークと SiGe のピーク位置の関係から、SiGe は歪み緩和方向にエピタキシャル成長していることが確認された。

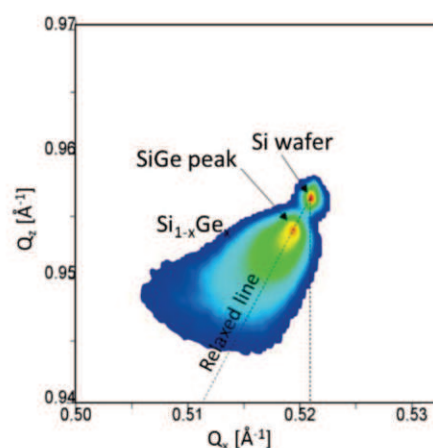


図 6. 1000℃-5min で形成された SiGe/Si サンプルの XRD-RSM

おわりに

本稿では、Al-Ge ペーストのスクリーン印刷と短時間の熱処理プロセスにより、歪みを緩和した 10 μm 以上の厚さの単結晶 SiGe をエピタキシャル成長させることが可能であることを示した。また、熱処理温度により SiGe 層の厚さを制御できること

を確認した。結果として、本研究の簡易な手法で形成された Si 基板上の SiGe 層は仮想 SiGe 基板として使用できる可能性を示した。本プロセスは簡易かつスクリーン印刷と熱処理のみのプロセスであるため、大面積の基板へと適用できることが見込まれる。

今後、エッチングにより Al-Ge ペースト残留層や不均一な Ge 層を除去し、化学機械研磨 (CMP) により SiGe 表面を平坦化することにより、仮想 SiGe 基板として利用し、さらに半導体層を積層することで歪みを利用した次世代半導体デバイス等としての利用が期待される。

参考文献

- 1) M. L. Lee and E. A. Fitzgerald, Appl. Phys. Lett. 83, 4202 (2003).
- 2) M. Sembian, M. Konuma, I. Siliera, A. Gutjahr, N. Rollbühler, F. Banhart, S. Moorthy Babu, and P. Ramasamy, Thin Solid Films 336, 116 (1998).
- 3) M. Dhamrin, S. Suzuki, K. Kikuchi, M. Nakahara and N. Morishita, Patent (WO2017051775A1)
- 4) M. Nakahara, M. Matsubara, S. Suzuki, S. Fukami, M. Dhamrin and N. Usami, MRS Advances, 4, 13, 749-754 (2019).
- 5) S. Fukami, Y. Nakagawa, M. F. Hainey, K. Gotoh, Y. Kurokawa, M. Nakahara, M. Dhamrin and N. Usami, Jpn. J. Appl. Phys. 58, 045504 (2019).

